

ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
UNIVERSITÉ DU QUÉBEC

MÉMOIRE PRÉSENTÉ À
L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

COMME EXIGENCE PARTIELLE
À L'OBTENTION DE LA
MAÎTRISE EN TECHNOLOGIE DES SYSTÈMES
M.ING.

PAR
MOHAMAD HASSAN YEHIA

MODULE DE COMMUNICATION
SYSTÈMES DE CONTRÔLE PNEUMATIQUES-ÉLECTRONIQUES

MONTRÉAL, LE 23 OCTOBRE 2003

© Droits réservés de Y. Mohamad

CE PROJET A ÉTÉ ÉVALUÉ
PAR UN JURY COMPOSÉ DE :

M. Kamal Al-Haddad, directeur de mémoire
Département de technologie des systèmes à l'École de Technologie Supérieure

M. Maarouf Saad, président de jury
Département du génie électrique à l'École de Technologie Supérieure

M. Fnaiech Farhat, professeur invité
École Supérieure des Sciences et Techniques de Tunis

IL A FAIT L'OBJET D'UNE PRÉSENTATION DEVANT JURY
LE 06 OCTOBRE 2003
À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

MODULE DE COMMUNICATION

SYSTÈMES DE CONTRÔLE PNEUMATIQUES-ÉLECTRONIQUES

Yehia Mohamad

SOMMAIRE

Le but de ce projet de maîtrise est de concevoir et de réaliser le prototype d'un module de communication. Le module ainsi réalisé, peut contrôler à distance, par deux fils, deux ou plusieurs panneaux de contrôle pneumatique-électronique et de vérifier leur fonctionnement et leur performance d'une façon simple et adéquate.

Le premier aspect à considérer pour le circuit électronique est la simplicité et l'efficacité. Le microcontrôleur Atmel constitue le cœur du module de communication. Il permet de gérer les données en utilisant une programmation dynamique des circuits d'entrée/sortie et du circuit de transmission /réception Maxim. La deuxième partie consiste à prouver la fonctionnalité du module à l'aide de l'émulateur et le simulateur par ordinateur.

Une grande importance a été accordée à la minimisation des coûts de production et à la flexibilité de la conception. Ce nouveau module est essentiellement conçu pour une communication de haute qualité entre des stations de contrôle éloignées d'une distance qui peut atteindre 1500m.

COMMUNICATION MODULE SYSTEM CONTROL PNEUMATIC-ELECTRONIC

Mohamad Yehia

ABSTRACT

The goal of this master's project is to design and realize the prototype of communication module. Once this module is realized, it can remotely control two or more electro-pneumatic control panels by the means of two wires, and check their functioning and performance in a simple and adequate manner.

The first aspect to consider for the electronic circuit is its simplicity and efficiency.

The micro-controller, Atmel, constitutes the main component of the communication module. It allows the storage of data using a dynamic programming of the input/output circuits and of the Maxim transmission/reception circuit.

The second part consists of proving the functionality of the module using the emulator and the simulator by the means of the computer. Thus, the module will be used to maintain the communication between two control-linked systems and to verify their functioning.

REMERCIEMENTS

Je tiens à exprimer mes remerciements les plus vifs et les plus sincères :

Au professeur M. Kamal Al-Haddad, directeur de mémoire qui a dirigé mon projet de recherche avec professionnalisme. M. Kamal Al-Haddad a encadré ce travail dans une ambiance de recherche idéale ce qui m'a permis de profiter de son expérience, sa réputation et ses directives. Pour cela et pour bien d'autres choses je tiens à lui exprimer ma profonde gratitude.

Au professeur M. Maarouf saad, département de génie électrique pour son appui moral et sa contribution scientifique qui ont permis la réalisation de ce mémoire.

Au professeur M. Fnaiech Farhat de l'École Supérieure des Sciences et Techniques de Tunis, pour son implication et sa contribution dans ce projet.

Aux techniciens du laboratoire GREPCI et STV ELECTRONIQUE pour leur collaboration.

Je dédie ce travail à toute ma famille, spécialement, ma chère femme Samira pour tous les sacrifices et les encouragements durant mes études et mes enfants Sarah, Samar, Hossein et Nada pour leur soutien et leur grande patience.

TABLE DES MATIÈRES

	Page
SOMMAIRE.....	i
ABSTRACT	ii
REMERCIEMENTS	iii
TABLE DES MATIÈRES.....	iv
LISTE DES TABLEAUX	vi
LISTE DES FIGURES	vii
LISTE DES ABRÉVIATIONS ET DES SIGLES	ix
INTRODUCTION.....	1
1.1 Objectif	3
1.2 Applications.....	3
1.3 Spécifications	4
1.4 Méthodologie.....	6
1.5 Conclusion prévue et impact industriel	6
CHAPITRE 2 APPLICATIONS INDUSTRIELLES DU STV100	9
2.1 Introduction	9
2.2 La zone visualisation	10
2.3 La zone baie/ armoire	11
2.4 Les baies	12
2.4.1 Le système de Régulation Électronique :	13
2.5 Salle de contrôle et Critères de conception des panneaux de commande	14
2.5.1 Types d'instruments associés avec les panneaux de commande.....	15
2.6 Module de communication STV100	16
2.7 Conception du module STV100	17
2.7.1 Câblage Général d'un Système Pneumatique électronique.....	18
2.8 Conclusion.....	20
CHAPITRE 3 CONCEPTION DU MODULE	21
3.1 Introduction	21
3.2 Fonctionnement du système	22
3.2.1 Le microcontrôleur	22
3.2.2 Interface avec le système d'entrée sortie.....	24
3.2.3 Mode de communication	25
3.3 Fonctionnement du système	26
3.4 Décodeurs des signaux de contrôle (les entrées)	27

3.5	Circuit de transfert de données (les sorties).....	28
3.6	Interface avec les lignes des communications.....	30
3.6.1	Décodeurs d'adresses.....	30
3.7	Mode de réception et transmission.....	31
3.7.1	Synchronisation de la transmission.....	31
3.7.2	Synchronisation de la réception.....	34
3.8	Interface avec les équipements externes.....	37
3.9	Conception assistée par ordinateur avec protel.	37
3.9.1	Alternatives de solutions proposées.....	37
3.9.2	Implantation à l'aide de circuits intégrés standard.....	39
3.9.3	Implantation à l'aide de microcontrôleur programmable.....	41
3.9.4	Conception.....	41
3.9.5	Simulation.....	41
3.9.6	Génération du fichier de programmation du microcontrôleur.....	42
3.9.7	Évaluation des solutions proposées.....	46
3.10	Conclusion.....	49
CHAPITRE 4 VALIDATION DES CIRCUITS PAR SIMULATION		50
4.1	Introduction	50
4.2	Protocole de communication	51
4.2.1	Maître à esclave.....	51
4.2.2	Esclave à maître.....	55
4.3	Fichiers d'entrées	58
4.3.1	Création du fichier de simulation	58
4.4	Conclusion.....	58
CHAPITRE 5 CONCEPTION MATÉRIELLE DES CIRCUITS IMPRIMÉS		59
5.1	Conception des circuits imprimés	59
5.1.1	Ligne de transmission : principe de base.....	59
5.1.2	Le routage des interconnexions, l'alimentation, la mise à la terre et le bruit.	60
5.1.3	Considérations techniques	61
5.2	Vérification du prototype.....	62
CONCLUSION GÉNÉRALE		64
ANNEXES		
1	: Résultats pratiques et programmation	66
2	: Fiches techniques	88
BIBLIOGRAPHIE		98

LISTE DES TABLEAUX

	Page
Tableau I Table de vérité du circuit 74HC138	28
Tableau II Table de vérité du circuit 74HC541	28
Tableau III Table de vérité du circuit 74HC237	29
Tableau IV Table de vérité de circuit 74HC573.....	30
Tableau V Table des fonctions transmission.....	32
Tableau VI Table de fonction réception	35
Tableau VII Utilisation de la composante ATMEL AT90S8515 et MAXIM.....	45
Tableau VIII Évaluation du coût des composantes	48

LISTE DES FIGURES

	Page
Figure 1 Configuration du système STV100.....	2
Figure 2 Système de contrôle avec le module STV100.....	9
Figure 3 Salle de contrôle.....	14
Figure 4 Module STV100.....	17
Figure 5 Intégration du module STV100.....	18
Figure 6 Diagramme général	19
Figure 7 Diagramme bloc du module STV100	25
Figure 8 Schéma blocs de séquences binaires	26
Figure 9 Circuit de décodage des signaux de contrôle	27
Figure 10 Circuit de transfert de données.....	29
Figure 11 Réception et transmission	31
Figure 12 Diagramme transmission en mode maître résultat pratique.....	32
Figure 13 Synchronisation de la transmission (diagramme bloc)	33
Figure 14 Transmission 150khz	33
Figure 15 Voltage différentiel à 110kHz supportant 4000ft	34
Figure 16 Diagramme transmission en mode esclave résultat pratique	34
Figure 17 Fonctionnement des deux systèmes parallèle	35
Figure 18 Synchronisation de la réception (diagramme bloc).....	36
Figure 19 Réception délai.....	36
Figure 20 Effet synchronisation et désynchronisation	37
Figure 21 Interface avec les équipements externes	37
Figure 22 Génération du prototype final par Protel.....	38
Figure 23 Schéma du module STV100	40
Figure 24 Création du fichier assembleur pour la simulation et l'émulation	43
Figure 25 Schéma du microcontrôleur	46
Figure 26 Algorithme Maître.....	53

Figure 27	Résultat pratique en module maître Haut/Bas ci haut et Bas/Haut	54
Figure 28	Algorithme esclave.....	56
Figure 29	Résultat pratique en module esclave Haut/Bas	57
Figure 30	Réception et transmission : Résultat pratique en module esclave Bas/Haut.	57
Figure 31	En mode maître bas à haut	67
Figure 32	En mode maître bas à haut cas stable.....	67
Figure 33	En mode maître haut à bas.....	68
Figure 34	En mode maître haut à bas cas stable.....	68
Figure 35	En mode esclave haut à bas.....	69
Figure 36	En mode esclave haut à bas cas stable	69
Figure 37	En mode esclave bas à haut.....	70
Figure 38	En mode esclave bas à haut cas stable	70

LISTE DES ABRÉVIATIONS ET DES SIGLES

STV	Système de visionnement à haute technologie.
Vcc	Alimentation positive du circuit
Vss	Alimentation masse du circuit
2W	2 fils
PRBS	Séquence pseudo- aléatoire
UART	Universelle asynchronisé réception/ transmission
ES0	Entrée esclave
SS0	Sortie esclave
SM0	Sortie maître
EM0	Entrée maître
E/ S	Bidirectionnel (Entrée/ Sortie)
Mbs	Mégabits par secondes
SPI	Interface périphérique en série
GHz	GigaHertz
μs	Microseconds
SCK	Horloge en mode SPI
SDI	Entrée de données en mode SPI
SDO	Sortie de données
SS	Sélection maître/ esclave en mode SPI

INTRODUCTION

Les systèmes de contrôle occupent une place très importante dans les applications industrielles. En effet, ces systèmes représentent des outils essentiels dans le développement socio-économique. Les progrès technologiques dans le domaine de la communication numérique sont un exemple d'utilisation industriel des systèmes de contrôle qui offrent des services de plus en plus abordables.

Dans un premier temps, le système en général était une seule unité comme un panneau de commande qui regroupe toutes les fonctions qui gèrent toutes les opérations du processus dans une zone très limitée.

Dans un deuxième temps, la progression fulgurante des technologies d'intégration des circuits numérique a conduit à des nouvelles recherches dans ce domaine. C'est dans ce cadre que nous désirons réaliser un module de communication entre des stations de contrôle très éloignées. Ce nouveau module est essentiellement conçu pour des applications de haute qualité de trafic où les stations de contrôle peuvent atteindre jusqu'à 1500m. La figure 1 de la page suivante, illustre une configuration du système STV100 proposé qui permet de mieux contrôler le processus de production, de faciliter la maintenance et de diagnostiquer les problèmes rapidement.

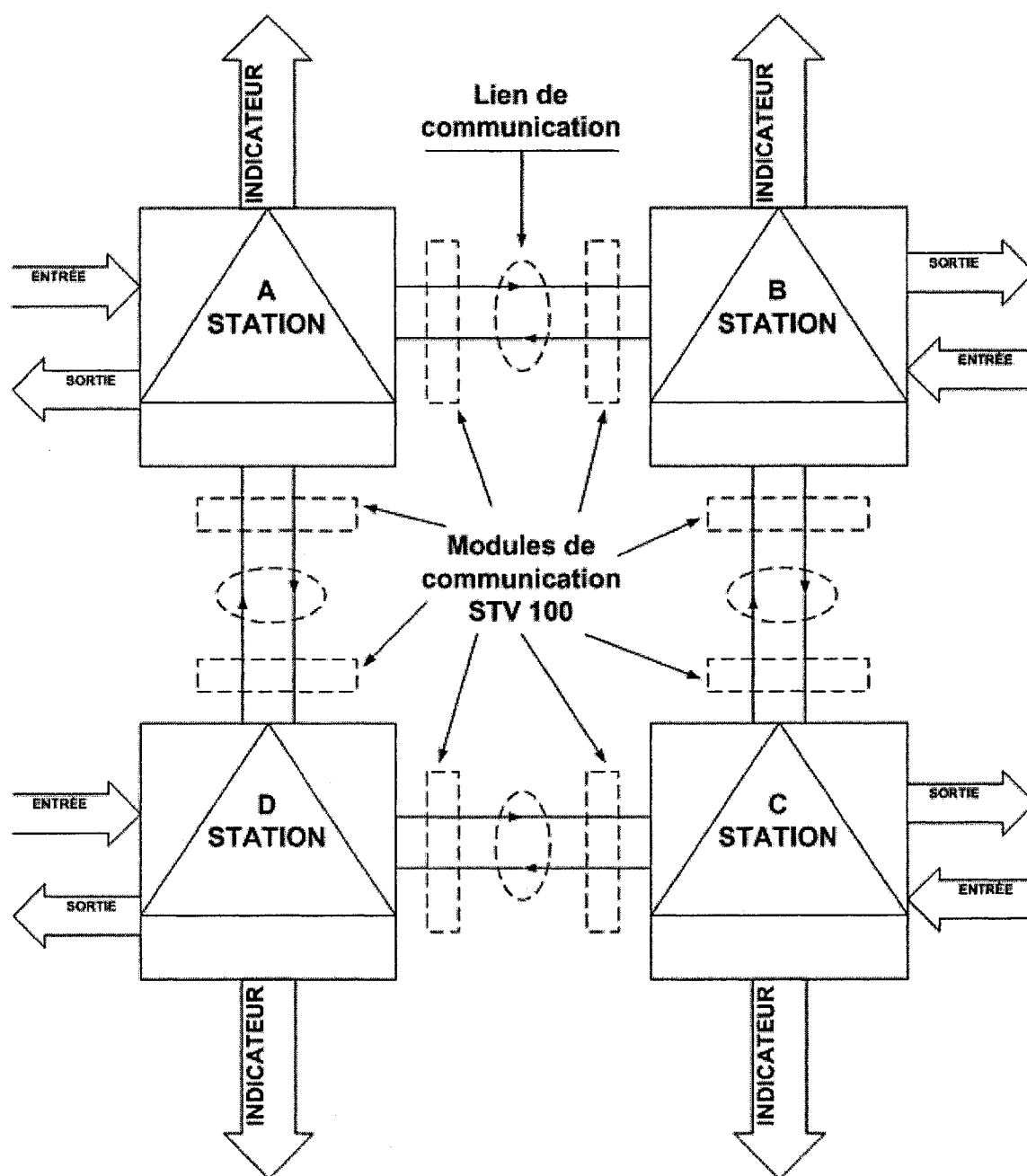


Figure 1 Configuration du système STV100

1.1 Objectif

Le but de ce projet consiste à réaliser un module de circuits de communication numériques permettant de vérifier le fonctionnement d'un système de contrôle pneumatique-électronique, ainsi que la qualité de ses lignes de transmission. Le module doit rencontrer les spécifications décrites aux paragraphes qui suivent.

La vérification des performances et du bon fonctionnement du système de transmission doit pouvoir être accomplie sans interruption du service. Les modules doivent pouvoir être lancés à partir d'un panneau local ou à distance à partir d'une salle de contrôle et à l'aide d'un câble à deux fils, afin de vérifier la liaison entre les stations et le fonctionnement des circuits numériques d'interface en même temps. Le module doit permettre la vérification bidirectionnelle de façon continue. On peut choisir des séquences fixes et pseudo aléatoires internes ou des séquences provenant des équipements externes. Les résultats obtenus sous formes de nombre de bits d'erreurs, du taux d'erreurs binaires, du nombre de secondes sans erreurs. Ces résultats peuvent être obtenus par portion et par direction du trajet afin de pouvoir isoler les causes en cas de problème. Les modules peuvent être exécutés sur une seule station, sur toutes les stations utilisant le même circuit. Son fonctionnement est contrôlé par le microcontrôleur Atmel AT90S8515.

1.2 Applications

Le module STV100 permet à l'équipe de production, aux services techniques et aux services de maintenance du réseau de communication de vérifier la qualité de la transmission entre la station centrale et les stations éloignées en visualisant les données importantes.

Les mesures du nombre de bits d'erreurs, du taux d'erreurs binaires, du nombre d'erreurs par seconde indiquent la qualité de la transmission. La détection du moment où les

erreurs apparaissent et la perte de synchronisation nous aident à trouver les causes du problème. Les erreurs continues indiqueraient la défectuosité de certaines composantes du système, tandis que celles qui apparaissent à un moment précis dans le temps aléatoire nous guideraient à trouver la variation de l'environnement du site en question.

L'implantation de circuits semblables sur plusieurs stations nous fournit la possibilité de mesurer la performance sur chaque section ou chaque bond et direction du réseau. Ce qui permet la localisation du défaut en cause.

L'utilisation du module facilite la vérification du système. Elle permet aussi à l'équipe de maintenance de détecter les problèmes, de les localiser et de les identifier afin de pouvoir intervenir rapidement. Enfin, elle permet de réduire le temps de production et d'augmenter la fiabilité du système à moindre coût.

1.3 Spécifications

Le module STV que nous proposons a huit entrées mesurées est constitué d'une plaque de circuits imprimés qui contient deux lampes de témoins de vérification en cas de réception et transmission. Deux connecteurs miniatures sont fournis pour pouvoir connecter deux équipements d'analyse externes. La raison principale de cette option est de pouvoir choisir les autres séquences binaires supplémentaires. Elle nous permet également de comparer les performances de notre module avec les équipements externes. Le module doit être compatible avec toutes les versions existantes du système.

Deux catégories de signaux d'interface sont utilisées dont l'une servant à communiquer avec le monde externe et l'autre utilisée dans le système.

Le module STV communique avec les équipements externes de vérification du taux d'erreurs à l'aide des signaux externes suivants:

- TXDATA1-7 (Entrées de 75 Ohms) séquences binaires transmises des équipements externes au module.

- TXCL (Sorties +5V HCMOS) signaux fournis par le module aux équipements externes pour synchroniser TXDATA.
- RXDATA (Sorties +5V HCMOS) séquences binaires reçues du module et envoyées aux équipements externes pour analyse.
- RXC (Sorties +5V HCMOS) signaux fournis par le module pour synchroniser RXDATA.

Les signaux internes, tous de niveau +5V HCMOS, sont utilisés pour communiquer avec le système contrôle

Les signaux décrits ci-dessous, sont fournis au module par le système de contrôle:

4MHZ, 8MHZ, A0-A7, B0-B7, C0-C7, D0-D7

Le microcontrôleur communique avec le module utilisant les signaux décrits ci-dessous (où E désigne une entrée et S une sortie):

<u>Symbole</u>	<u>type</u>	<u>Description</u>
A0-A7	E/S	bus de données bidirectionnelles pour accéder l'entrée au module
B0-B7	E/S	bus de données bidirectionnelles pour accéder la sortie au module
C0-C7	E/S	bus d'adresses du microcontrôleur pour accéder au module
D0-D7	E/S	bus de données bidirectionnelles pour accéder à la communication

L'interface et la synchronisation entre le module et le système sont réalisées à l'aide des signaux suivants:

<u>Symbole</u>	<u>type</u>	<u>Description</u>
LNA0-A7	E	Lignes d'adresse de connexion du bus alloué par le système
RXEN	E	bus de réception autorisée
RXCIE	E	bus de réception complète d'interrupteur autorisé
TXEN	S	bus de transmission autorisée
TXCIE	S	bus de transmission complète d'interrupteur autorisé
RXB8	E	bus de réception des données
TXB8	S	bus de transmission des données

1.4 Méthodologie

En respectant les objectifs de conception, le projet peut être mis en oeuvre en suivant les différentes étapes ci après décrites :

La première étape consiste à concevoir une configuration de communication STV et développer le protocole des stations. La deuxième étape consiste à déterminer l'intégration du module de communication dans le système de contrôle pneumatique-électronique. La troisième étape consiste à concevoir le diagramme schématique du circuit à l'aide du logiciel protel. Il s'agit de l'étape principale du projet. Pour minimiser les erreurs, la conception se fait en plusieurs petits sous-systèmes. La quatrième étape consiste à prouver la fonctionnalité du circuit à l'aide de la simulation par ordinateur. C'est une étape également importante car elle nous permet de découvrir les erreurs imprévues de conception à l'origine et comparer les performances de différentes solutions possibles.

Une fois le circuit conçu et prouvé, il faut ensuite présenter différentes solutions en se basant sur les technologies disponibles. C'est l'étape de prise de décision en faisant un compromis entre les différents critères soient le coût et les performances.

L'étape finale est évidemment la réalisation du produit final et la vérification du prototype ainsi que la documentation sur la fabrication, la vérification et la description fonctionnelle du module.

1.5 Conclusion prévue et impact industriel

L'utilisation de la technologie programmable avec la transmission câblée permet des changements de fonctionnalité. Ces changements sont facilement réalisables par

programmation. Ainsi, le circuit pourrait s'adapter à d'autres versions du produit de façon élégante. Elle permet également la rapidité et la flexibilité dans la conception, mais le choix final dépend du coût de production. Les impacts importants recherchés du module sont: l'accélération de la vérification du système, la réduction du temps de production, l'augmentation de la fiabilité et la facilité d'installation et de maintenance. Il s'agit d'une étape importante vers une intégration globale du système dans les domaines tels que :

Chimie : L'industrie chimique est la plus grosse utilisatrice d'instruments (pneumatique électronique. Ces entreprises utilisent les instruments à la fois dans les procédés continus et dans les procédés discontinus pour assurer la production d'une vaste gamme de produits chimiques, de base, de polymères, de fibres synthétiques, de caoutchoucs, d'élastomères de synthèse, de savon, de peintures et d'engrais [19].

Produits pétrolières et gaz naturel : L'industrie pétrolière applique les instruments (pneumatique-électronique) à la production, au transport et au traitement du pétrole brut et du gaz naturel. Les instruments peuvent fournir des mélangeuses pour tous les hydrocarbures. En vue de couvrir les besoins futurs en énergie, les instruments de ces systèmes servent pour les unités pilotent de gazéification du charbon et pour les installations expérimentales de production de gaz à partir des produits pétroliers [19].

Papier : L'industrie du papier et de la pâte à papier utilise les instruments et les systèmes (pneumatique- électronique) pour contrôler tous les aspects de la fabrication du papier et du carton. Les appareils aident également à fabriquer des systèmes analogiques ou numériques pour la commande des lessiviers, des unités de blanchiment et pour toutes les autres opérations sur la pâte à papier. La préparation du papier couché est une autre application de ces systèmes d'informatique industrielle [19].

Métaux et minéraux : Les hauts-fourneaux, les convertisseurs à oxygène, les machines de coulées continues, les stations centrales de mesures, les chaînes de traitement de surface ne représentent que quelques-unes des applications commandées par des instruments (pneumatique-électronique) dans l'industrie métallurgique. Des installations entières de traitement de minerai ou de fabrication de ciment peuvent être commandées automatiquement par des systèmes d'informatique industrielle [19].

Aliments : Pour l'industrie alimentaire la compagnie dispose de systèmes pour la régulation des brasseries, de systèmes de standardisation pour les laiteries, de systèmes numériques de commande séquentielle, de systèmes de régulation prédictive pour les évaporateurs et les sécheurs, de systèmes de régulation de température pour les autoclaves, la compagnie offre aussi des instruments pour la mesure des débits, des niveaux et des températures. [19]

Énergie électrique : Les systèmes d'informatiques industrielles ont aidé à conquérir une forte position dans l'industrie de l'énergie et à devenir un pionnier de la commande des centrales nucléaires. Le système Peir utilise un ordinateur et un logiciel d'application spécial pour surveiller les centrales électriques, que celles-ci utilisent des combustibles fossiles ou une source nucléaire [19].

CHAPITRE 2

APPLICATIONS INDUSTRIELLES DU STV100

2.1 Introduction

Le système pneumatique-électronique se compose d'une zone de visualisation et d'une zone baie/ armoire. Les deux zones peuvent être associées dans le même panneau de contrôle ou peuvent être éloignées l'une de l'autre d'une distance allant jusqu'à 60 mètres (200 pieds). Dans l'un et dans l'autre cas, un câble standard à 30 conducteurs, équipé d'une fiche, relie chaque unité de visualisation à l'appareil correspondant de la zone baie/ armoire.

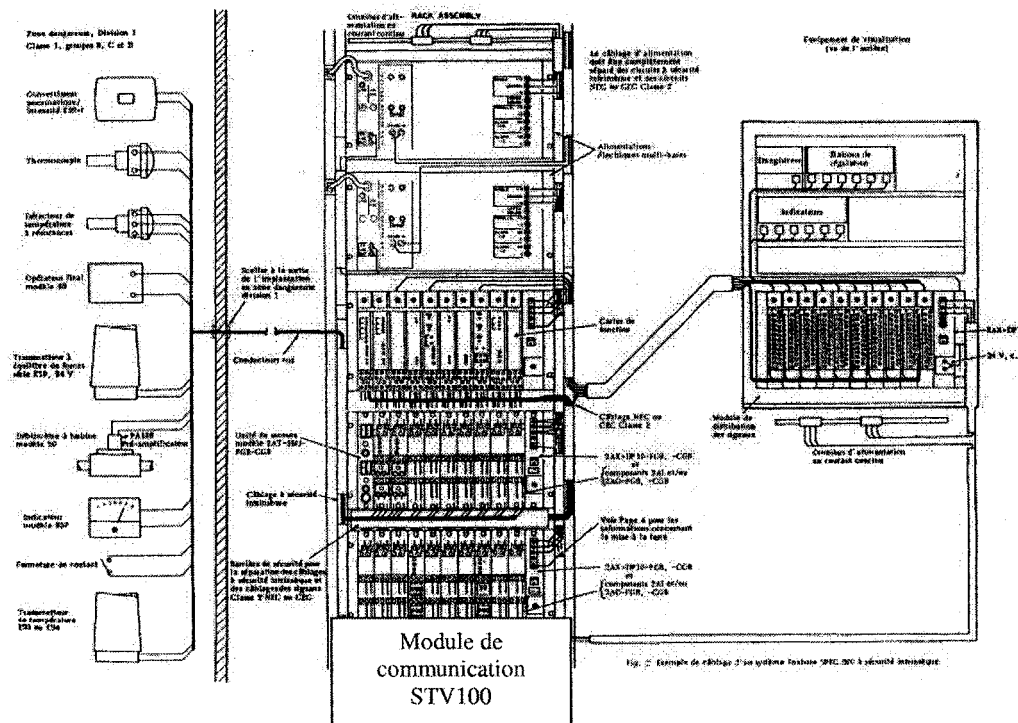


Figure 2 Système de contrôle avec le module STV100

Les systèmes STV100 que nous proposons dans le cadre de ce projet apportent une solution électronique modulaire au problème de l'équipement des salles de contrôle. Ils sont conçus pour garantir un maximum de souplesse et peuvent avoir de nombreuses configurations différentes de manière à s'adapter à chaque application particulière. Les systèmes STV se répartissent entre les deux zones fonctionnelles principales : la zone de visualisation et les baies. En fonction des dimensions et de la conception du système, ces zones peuvent être séparées physiquement ou incorporées dans la même armoire ou console.

2.2 La zone visualisation

La zone visualisation comprend les stations de régulation, les stations de commande, les enregistreurs et les indicateurs, c'est-à-dire tous les affichages et contrôles nécessaires aux opérateurs. Ces appareils sont montés sur le panneau et ne contiennent que les circuits électroniques qui permettent les lectures et les réglages nécessaires au bon fonctionnement du système. Les différents appareils peuvent, en option, être pourvus d'un système d'alarme.

Les unités de visualisation exigent une alimentation entre $\pm 15V$, c.c, pour la génération et le traitement des signaux du système, et une alimentation en 24V, c.a, pour l'entraînement des diagrammes et le fonctionnement des voyants lumineux. Ces tensions peuvent être fournies par les alimentations multi- baies. Une seule alimentation multi-baies peut fournir jusqu'à 5A en tension continue de $\pm 15V$, et jusqu'à 3A en tension alternative de 24V. Un module de distribution d'alimentation, associé à un omnibus d'alimentation de la baie, distribue les tensions $\pm 15V$, c.c, aux modules montés dans chaque baie. Des ensembles fiche et câble à conducteurs multiples se branchent dans ces modules et distribuent généralement la tension de $\pm 15V$, c.c, ainsi que les signaux du système à la zone de visualisation. Certains modules de régulation et un certain type de modules de distribution des signaux d'enregistrement sont équipés de bornes pour une

alimentation en 24V, c.a. Cette tension peut donc être distribuée à la zone de visualisation par l'intermédiaire des câbles à conducteurs multiples correspondants. On utilise cependant plus souvent une baie pour distribuer l'alimentation en 24V, c.a. à la zone de visualisation.

2.3 La zone baie/ armoire

La zone baie comprend l'alimentation du système et les circuits électroniques de régulation, de calcul analogique et numérique, de conditionnement des signaux d'alarme, ainsi que les transformateurs des signaux et les convertisseurs de signaux d'entrée et de sortie. Ces appareils sont sous forme de modules et de cartes de circuit. C'est également dans cette zone que s'effectue tout le câblage intérieur du système.

L'énergie nécessaire à la baie provient soit d'une alimentation électrique multi- baie montée sur bâti soit d'une alimentation de baie individuelle. L'alimentation multi- baie fournit les $\pm 15V$ c.c nécessaires au fonctionnement de la visualisation et aux appareils électroniques situés dans les baies et les 24V c.a nécessaires à l'entraînement des diagrammes enregistreurs et aux voyants facultatifs d'alarme. L'alimentation de baie individuelle ne fournit que les tensions de $\pm 15V$. ces tensions sont amenées aux appareils qui les utilisent par l'intermédiaire d'un omnibus de puissance incorporé à chacune des baies. L'alimentation multi- baie comprend en outre la possibilité d'y incorporer un module secours batterie.

Il est possible, selon l'importance d'un système de régulation donné et/ou les préférences personnelles de l'utilisateur soit de séparer physiquement les zones de visualisation et la baie soit de les grouper dans le même panneau de contrôle. Chaque appareil de visualisation est relié à la zone baie par un câble de système standard. Tous ces câbles sont identiques.

2.4 Les baies

Les baies contiennent les composants de régulation et de calcul permettant de remplir les fonctions nécessaires à la régulation du processus. On trouve également dans les baies les divers convertisseurs d'entrée et de sortie permettant de mettre les signaux venant de l'extérieur en signaux système (0 à 10 V, c.c.) et de transformer les signaux du système en signaux de transmission. En outre, les baies contiennent également l'alimentation permettant de fournir la tension nécessaire aux unités qu'elles contiennent et aux unités de visualisation, ainsi que les dispositifs permettant de distribuer les signaux aux zones de visualisation.

Une baie permet de distribuer les signaux du système et l'alimentation à la zone de visualisation. Elle est fournie avec un module de distribution d'alimentation qui se trouve dans la dernière alvéole de droite. Le module de distribution d'alimentation utilisé reçoit la tension continue en ± 15 V et la tension alternative en 24 V du système ou d'alimentation extérieure, et distribue ces tensions à chacun des modules de la baie par l'intermédiaire d'un omnibus d'alimentation qui se trouve dans la baie. Par ailleurs, les modules de distribution des signaux de la mini-baie reçoivent les signaux du système provenant d'une baie principale.

L'alimentation venant de la baie est associée aux signaux et le tout est transmis à la zone de visualisation. À part les raccords d'alimentation de la baie, qui sont pré-câblés, tous les autres raccordements de la baie se font par l'intermédiaire de câbles enfichables à conducteurs multiples.

Bien que la disposition des modules à l'intérieur des baies dépende d'un certain nombre de facteurs, les cartes sont généralement groupées soit par fonctions soit par boucles. Dans le cas d'un groupement par fonctions, toutes les cartes d'entrée sont groupées, de

même que toutes les autres cartes remplissant une même fonction. Dans le cas d'un groupement par boucles, toutes les cartes utilisées dans une même boucle indépendante sont groupées.

2.4.1 Le système de régulation électronique :

Utilise une configuration à sous-ensemble distinct dans laquelle les appareils de visualisation sont séparés des circuits électroniques montés en armoire. Plusieurs styles d'affichage différents ont été proposés: ils sont conçus pour répondre à toute une série d'exigence en matière de communication avec l'opérateur. Les appareils de visualisation classiques, peuvent être cités.

- Les stations de régulation assurent l'affichage mesure- consigne, la commande manuelle, les alarmes et le transfert de mode.
- Les stations manuelles mettent à la disposition d'un opérateur la visualisation et les réglages nécessaires au fonctionnement d'une boucle de régulation manuelle.
- Les indicateurs indiquent en continu une, deux ou trois mesures du processus provenant des transmetteurs extérieurs. Des afficheurs alphanumériques, des aiguilles de couleur et des échelles faciles à lire assurent une visibilité élevée et une indication précise de la mesure.
- Les enregistreurs : L'enregistreur de cette série enregistre en continu sur un diagramme dépliant de 100mm de large, une, deux ou trois variables. Un convertisseur tension/déplacement propre à cet appareil est positionné avec précision.
- Le régulateur auto-sélecteur est conçu pour maintenir deux ou plusieurs variables dans une zone choisie de l'étendue d'échelle située d'un même côté des points de consigne, en agissant sur une seule vanne.
- Le convertisseur P/I reçoit un signal d'entrée pneumatique et le transmet sous la forme d'un signal de sortie électrique proportionnel de 4 à 20 mA.

- Les modules de régulation sont des cartes de circuit enfichable, qui du point de vue électronique, mécanique et fonctionnel, sont compatibles avec les stations de visualisation standard. Parmi les modules de régulation offerts, on peut citer les intégrateurs, les sélecteurs des signaux, les sommateurs et les temporisations.

2.5 Salle de contrôle et critères de conception des panneaux de commande

L'efficacité des systèmes de commande peut être réduite si la conception et la fabrication des panneaux de commande ne sont pas adéquates. Le panneau de commande est en effet l'interface entre l'opérateur et le procédé.

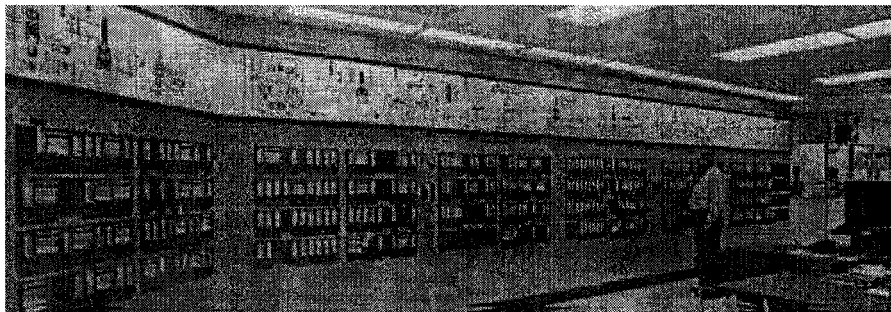


Figure 3 Salle de contrôle

Simplifier l'interface opérateur/ procédé de façon que :

- Les conditions critiques et importantes du procédé soient immédiatement disponibles à l'opérateur, sans effort considérable; les informations moins importantes peuvent être appelées par l'opérateur suivant une certaine routine et sans affecter la supervision des variables critiques.
- Le panneau doit être conçu de façon que les deux types d'information soient séparés et que l'attention de l'opérateur ne soit pas attirée par les informations moins importantes durant une situation urgente.

- Accommoder les situations spéciales de contrôle qui se produisent périodiquement, ex. mise en service, entretien, etc.
 - Permettre l'expansion future et la modernisation du procédé avec le temps.
 - Permettre une installation et un entretien faciles des appareils associés avec le panneau.
 - Fournir de l'information de nature administrative et le contrôle de coût.
 - Avoir une atmosphère plaisante et esthétique. En plus, une salle de commande bien ventilée et bien climatisée contribue à améliorer l'efficacité des opérateurs et à la protection des appareils.
- La conception des panneaux de commande est donc assez complexe surtout si on doit considérer les facteurs économiques impliqués. La conception des panneaux a beaucoup changé durant les dernières années. Ceci est dû au développement récent des instruments miniaturisés.

2.5.1 Types d'instruments associés avec les panneaux de commande

a) En façade

- Annonceurs
- Indicateurs
- Contrôleurs
- Enregistreurs
- Lampes témoin
- Commutateurs
- Boutons-poussoirs
- Lignes synoptiques

b) À l'intérieur et à l'arrière

- Bornier
- Dispositifs de logique (relais, circuits intégrés, semi- conducteurs)
- Convertisseurs (racine carrée, générateurs de fonction)
- Source d'alimentation
- Câblage

2.6 Module de communication STV100

Les modules STV100 Offrent d'excellentes communications entre deux stations, reposant sur des consoles évoluées à la disposition des opérateurs et des ingénieurs. Ils sont caractérisés par un matériel puissant, qui offre l'intégrité et la fiabilité nécessaire à un système, permet de visualiser toutes les informations nécessaires à un bon fonctionnement de l'unité, ainsi que les conditions de services en temps réel, dans des zones spécifiques de l'installation.

Ils sont fournis avec un logiciel plus vaste pour la mise au point de programmes d'application spéciaux. Ils sont mieux adaptés aux applications exigeantes, un haut degré de calcul et de communication. La mémoire permet au système de gérer des tâches complexes et d'être livré avec une grande collection de logiciel de support et de mise au point.

Les possibilités de multiprogrammation permettent de mettre au point des programmes d'application spéciaux et de supervision, en ligne, pendant l'installation et sous contrôle de l'ordinateur.

Le module de communication est un système de régulation faisant appel à un système numérique. Conçu pour répondre aux besoins les plus particuliers à la fois des ingénieurs de régulation et des opérateurs de procédés industriels.

On peut résumer le système de communication comme suit:

Applications complexes + Module du système = Solutions rapides + exécution infaillible
+ Confort Total de l'utilisateur.

Le système est conçu pour des applications de régulation d'unités industrielles. Il ne s'agit pas seulement d'une unité de traitement de données adaptée, ni d'un jeu de patience constitué de nombreux composants prélevés chez plusieurs fabricants.

En résumé, le système de communication met tous les outils nécessaires pour pratiquement n'importe quel type de régulation d'unités industrielles.

2.7 Conception du module STV100

STV100 répond mieux aux besoins réels d'un système de régulation qu'à tout autre type d'équipement. Ils offrent de multiples possibilités de configuration. Cette flexibilité ne se limite d'ailleurs pas à la période d'étude du système. Durant leurs cycle de vie, les systèmes sont généralement modifiés quelle que soit leur importance. Cette possibilité de procéder à ces changements inévitables avec un minimum de documentation et en perturbant le moins possible la marche du reste du système est une des qualités propres au STV100.

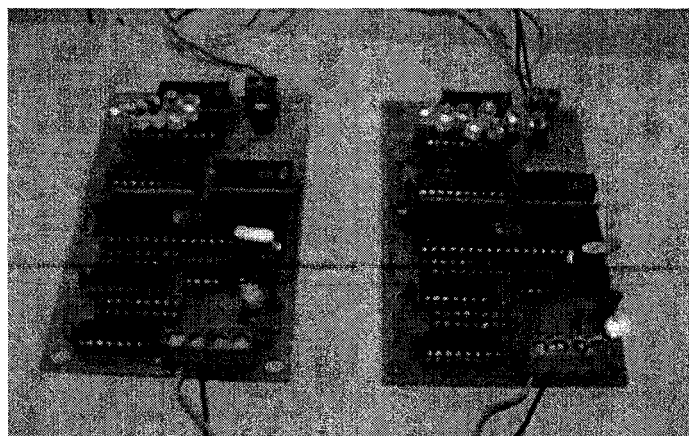


Figure 4 Module STV100

2.7.1 Câblage général d'un système pneumatique électronique (circuits extérieurs)

Le schéma suivant illustre les différents appareils pneumatiques électroniques que l'on peut utiliser dans les unités de fabrications.

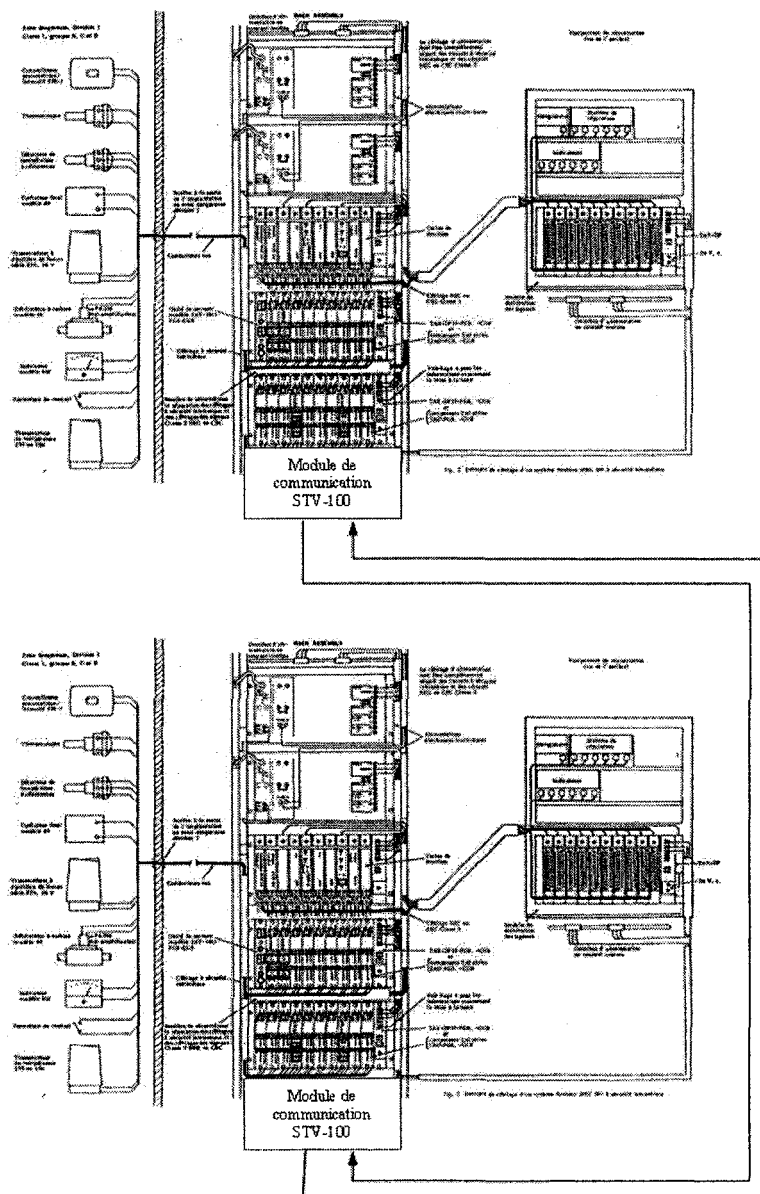


Figure 5 Intégration du module STV100

Le diagramme suivant (Fig.6) illustre le fonctionnement du panneau de contrôle équipé du module STV100.

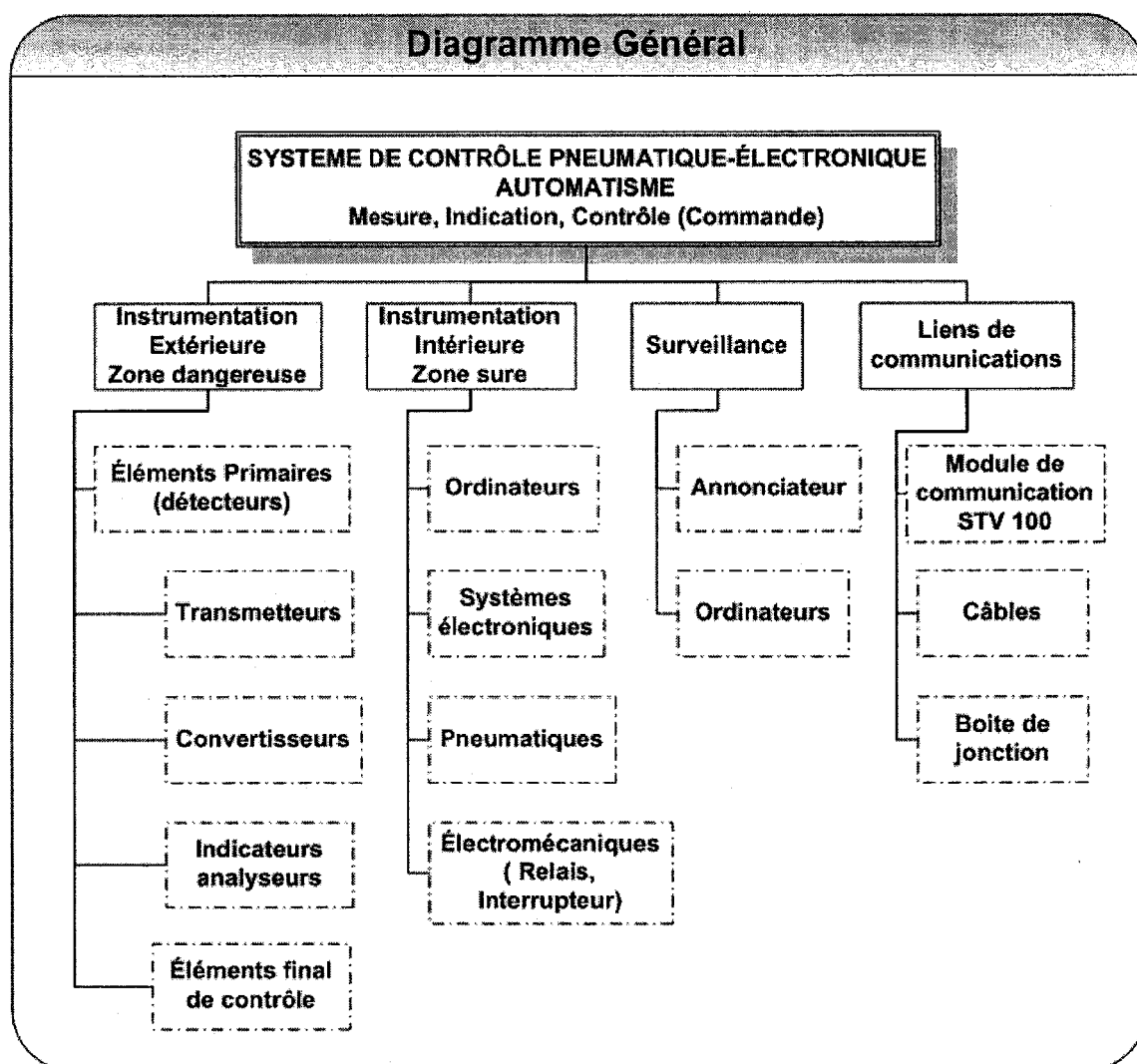


Figure 6 Diagramme général

2.8 Conclusion

Les économies d'énergie, les utilités, le contrôle de qualité, la régulation d'unités industrielles, leur entretien, la gestion des stocks, fiabilité, la répétitivité, la sécurité, le contrôle vigilant et la régulation d'unités industrielles est importante.

La possibilité, en cours de fonctionnement, de construire, de vérifier et de modifier des boucles de régulation et des programmes de Supervision, de façon interactive sans perturber l'unité. Des procédures simples d'exploitation qui mettent l'opérateur en confiance et en état de réceptivité.

STV100 répond mieux aux besoins réels d'un système de régulation que tout autre type d'équipement. Les possibilités multiples et simples de configuration des boucles qu'offre la nouvelle conception et les innovations d'ordre mécanique permettent à l'ingénieur de gagner du temps, de réaliser des conceptions hardies en matière de régulation (régulation à posteriori, à priori et adaptative et de minimiser le coût de la technologie. L'ingénieur peut donc se permettre d'être plus fidèle à son " idéal", de moins trahir ses conceptions premières pour des motifs d'espace ou de matériel. Cette flexibilité ne se limite d'ailleurs pas à la période d'étude du système. Cette possibilité de procéder à ces changements inévitables avec un minimum de documentation et en perturbant le moins possible la marche du reste du système est une des qualités propres au STV100.

- Sécurité d'intégration dans l'unité industrielle.
- Extension sur place
- Possibilité de logique séquentielle.
- Commande des points de consigne ou régulation numérique directe.
- Accessibilité en temps réel aux données de l'unité industrielle.

CHAPITRE 3

CONCEPTION DU MODULE

3.1 Introduction

Le module STV100 envoie des commandes du maître et répond aux commandes d'esclave en utilisant un message de 3 à 11 octets. La forme de la commande doit se faire simplement ou comme une carte dans une série d'éléments adressés en séquence. L'échange de données se fait à l'aide des commandes suivantes: vérification et préparation /lecture et effacement /lecture de configuration/zone d'écriture.

Cette commande remet à zéro le registre d'adresses d'exploration avant d'émettre une commande de transfert de données et également pour vérifier la disponibilité du module. À la différence du mode séquentiel, dans le mode d'accès direct, cette commande lit le registre spécifié, ce qui provoque la transmission d'un mot de données d'entrées vers le système numérique. En effet, dans le mode d'accès séquentiel, cette commande lit 8 registres, ce qui entraîne la transmission successive de 8 mots de données d'entrées vers le système numérique.

Cette commande entraîne la transmission d'un mot de configuration vers le système numérique. Le mot de configuration comprend des informations de configuration relatives au registre adressé. Dans le mode d'accès séquentiel cette commande entraîne la transmission de 8 mots de configuration correspondant aux 8 registres adresses.

L'adresse du registre est spécifiée dans le mot de données de sorties. Dans le mode d'accès séquentiel, cette commande inscrit des données dans des registres de la zone indiquée dont le nombre peut aller jusqu'à 8. Les adresses inscrites dans le mode d'accès séquentiel sont spécifiées dans les mots de données de sorties correspondants.

Le module de communication effectue le transfert des informations intérieurement par l'intermédiaire de deux omnibus principaux. Par l'omnibus de commande, le microcontrôleur et les accès internes sont reliés aux circuits du système aux mémoires. Par l'omnibus d'entrées/sorties, la section de mémoire est reliée aux cartes d'entrées/sorties. Bien que l'omnibus d'entrées/sorties du processus soit en fait un prolongement de l'omnibus de commande, les deux omnibus peuvent fonctionner indépendamment l'un de l'autre. C'est-à-dire que le microcontrôleur peut accepter des données en provenance de l'accès par l'omnibus de commande, tandis que le panneau de service commande des cartes d'entrées/sorties en mode local. Dans des conditions de service normales, les deux omnibus fonctionnent ensemble lorsque le microcontrôleur prend des données sur les cartes d'entrées/sorties et leur envoie des commandes en mode connecté.

3.2 Fonctionnement du système

Nous avons subdivisé la fonctionnalité en trois parties principales. Les deux premières parties permettent d'accomplir les fonctions du microcontrôleur Atmel incluant la génération de bits et de détection d'erreur. La troisième remplit les fonctions d'interface entre le système et le microcontrôleur qui décode les adresses lecture et écriture des entrées/sorties. La troisième partie représente la modalité de communication entre deux modules ou stations à l'aide du circuit maxim.

3.2.1 Le microcontrôleur

La première partie représente le microcontrôleur dont l'unité centrale exécute les instructions. La séquence "tout un" (5 Volts), la séquence "tout zéro" (0 Volt), la séquence alternée des uns et des zéros et le circuit d'adaptation de 75 Ohms pour accepter les séquences venant des équipements externes. La sélection de séquences est réalisée par deux bits de contrôle venant du microcontrôleur. Les séquences alternées

sont actionnées par une horloge, générées par un microcontrôleur dont la vitesse est 115 200 Kb/s (baud rate). La deuxième partie consiste en un détecteur d'erreurs qui échantillonne la séquence reçue à l'aide de l'horloge, dont le signal reçu (RXD) d'entrée au début de section échantillonne en une fréquence 16 fois de (baud rate) et envoie le signal de détection pour actionner le compteur d'erreurs.

Le microcontrôleur est l'élément de commande principale à l'intérieur du module. Il régit le transfert de données à l'intérieur du module en assurant une gestion intelligente de tous les flux de données entrées et de sorties. Il accepte, stocke et exécute les commandes du système numérique, et il sélectionne et déclenche le fonctionnement de toutes les unités principales à l'intérieur du module. Le microcontrôleur contient également un compteur "chien de garde" qui permet de détecter une panne de l'horloge du sous- système ou des problèmes de microprogrammation interne.

La mémoire statique (SRAM) sert à enregistrer les données binaires provenant du microcontrôleur en communication. La mémoire statique (SRAM) permet aussi de gérer un grand nombre d'entrées et sorties (512 octets) équivaut à 4096 (512×8) divisé en deux parties égales d'entrées et de sorties. L'élément de sécurité et de mémorisation de l'omnibus d'entrées/sorties du processus est directement relié au microcontrôleur. Il assure les synchronisations internes du sous-système. Il mémorise les données transmises par l'omnibus de commande du sous système et les transmet à l'omnibus d'entrées/sorties du système numérique.

Le circuit du module surveille continuellement les lignes de communication par une surveillance continue des lignes. Le circuit de sécurité produit un contrôle de communication qui est réparti vers toutes les cartes de sortie du processus. Lorsqu'un signal de commande de déclenchement est reçu, chaque carte de sortie peut, soit maintenir sa dernière valeur de sortie, soit revenir à un état zéro puis maintenir la sortie à ce niveau. Les composants d'entrée, par ailleurs, ne sont pas affectés par les signaux de déclenchement, et les données du processus continuent d'être lues.

Le signal de contrôle du déclenchement provient d'un certain nombre de signaux du système extérieur et du sous-système. Il tient compte des niveaux de tension du sous-système, de l'alimentation ou de la perte de signaux au niveau des accès de communication et de l'état du microcontrôleur. La sélection et la combinaison de ces divers signaux visant à produire une commande de déclenchement sont déterminées par l'utilisateur par l'intermédiaire d'un jeu de commutateurs se trouvant sur la platine de circuit imprimé d'une baie logique du système.

3.2.2 Interface avec le système d'entrée sortie

La deuxième partie illustre le circuit d'interface avec le système et le microcontrôleur comprenant 3 lignes afin de contrôler les adresses de décodeur d'adresse (lecture et écriture), les circuits de synchronisation de la trame de transmission et de réception. Sa fonction principale consiste à synchroniser les données venant du microcontrôleur qui permet de sélectionner les entrées et les sorties avec seulement 13 lignes de contrôles (TXDATA) vers le système, ainsi que le signal venant du système RX vers le détecteur d'erreurs RXDATA.

Notre système accepte des signaux dont la logique 0V ou 5Volts en cas où les tensions sont différentielles, un convertisseur de tension peut être nécessaire et requis.

L'interface entre le module central, les capteurs et les organes de réglage extérieurs sont réalisés grâce aux cartes d'entrées/sorties du processus. Les signaux provenant de l'extérieur sont chargés comme des données dans les registres des cartes d'entrées. Par exemple, une carte d'entrée numérique reçoit des signaux tels que l'état de marche/arrêt d'un élément extérieur. Les données du registre des cartes d'entrées/sorties du processus sont lues par une commande engendrée au niveau d'un système numérique. On note que les cartes de sortie commandent les éléments extérieurs. Les données de commande sont chargées dans les registres des cartes de sorties afin de produire des sorties de

commande numérique. Par exemple, une commande de fermeture de contact sur une carte de sorties numérique produit un signal d'ouverture/fermeture qui peut commander des éléments extérieurs tels que des électrovannes ou des relais.

3.2.3 Mode de communication

La troisième partie représente les circuits Maxim 1487 qui transforme les signaux reçus du microcontrôleur en signaux différentiel d'émission et de réception. Ce module répond aux commandes du système de communication série par l'intermédiaire de ses ports d'émission/réception. Le circuit Maxime peut communiquer simultanément par deux accès. Le premier accès A de communication RX (réception) et le deuxième accès est en TX transmission. Si des demandes simultanées apparaissent au niveau des deux accès (Fig.7), c'est l'accès UART qui est habituellement commandé par l'unité centrale qui détermine le récepteur et l'émetteur et qui est servi le premier.

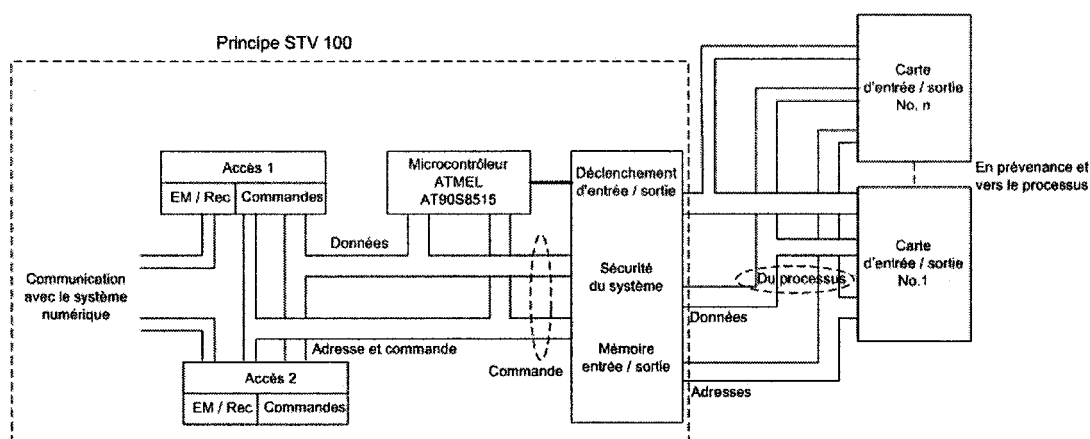


Figure 7 Diagramme bloc du module STV100

L'ensemble forme la logique de commande de l'accès. Lorsqu'une commande adressée à ce module arrive en provenance d'un système numérique, l'accès fait savoir au microcontrôleur que des données importantes ont été relu. L'accès met également les

données engendrées par le module, soit des signaux internes, soit des données du processus, en format série, et les envoie sur l'omnibus de communication.

3.3 Fonctionnement du système

Généralement, dans une transmission numérique, des éléments binaires indépendants sont générés par la source du signal. Pour pouvoir mesurer et simuler les performances d'un système de communications numériques, il faudrait générer des séquences binaires appropriées. Selon les spécifications, le module doit sélectionner entre les séquences suivantes: séquence alternée un-zéro, séquence "tout un", séquence "tout zéro" ou séquence fournie par les équipements externes. Avec deux bits de contrôle A et B, il est possible de choisir une des trois séquences disponibles.

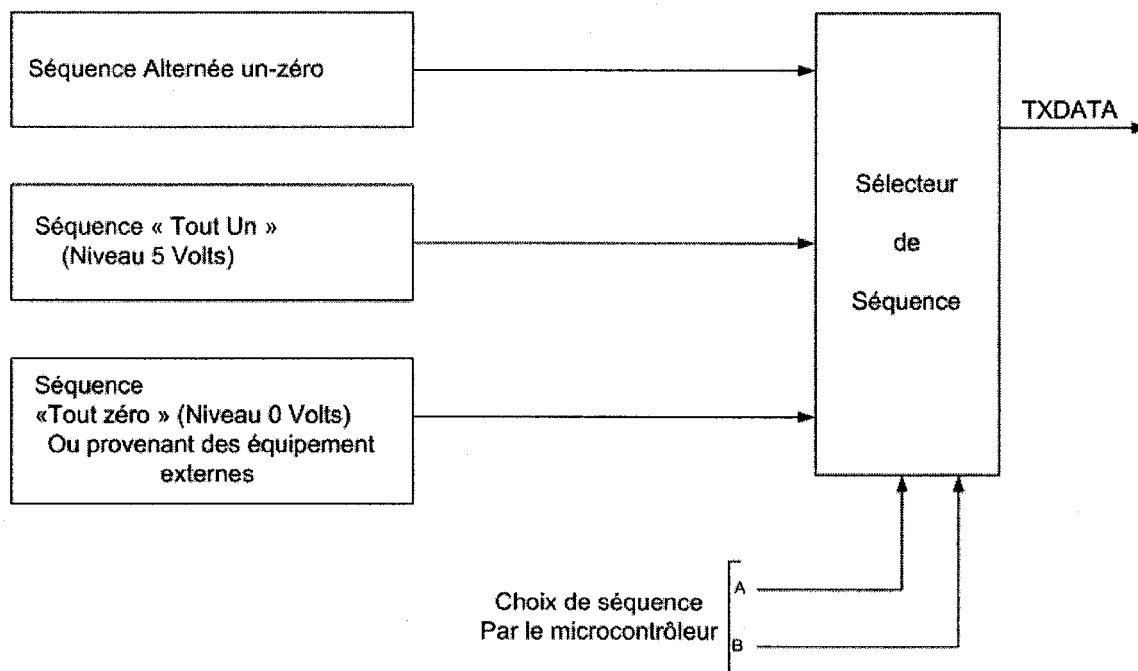


Figure 8 Schéma blocs de séquences binaires

3.4 Décodeurs des signaux de contrôle (les entrées)

Le décodeur génère les signaux de contrôle (écriture et lecture) du microcontrôleur suivants: l'écriture des bits de contrôle, la détection d'erreur et la lecture des bits d'états. Des décodeurs (74HI38) à huit sorties chacun sont employés dont un pour la lecture basse qui va activer le circuit (74H541) à fin de lire les donnés, dont le microcontrôleur qui contrôle le module en écrivant dans un registre les bits de contrôle à travers le bus de données, le signal de la lecture de détection d'erreur reste au niveau logique bas. Le signal qui indique le début d'une trame de réception permet au microcontrôleur de lire à chaque 125µs, de façon que les erreurs ne soient pas comptées lors d'une perte de synchronisation car le nombre d'erreur dans ce cas ne possède aucune signification quantitative. Les états du module sont réalisés en lisant le même bus a travers le circuit 74H541.

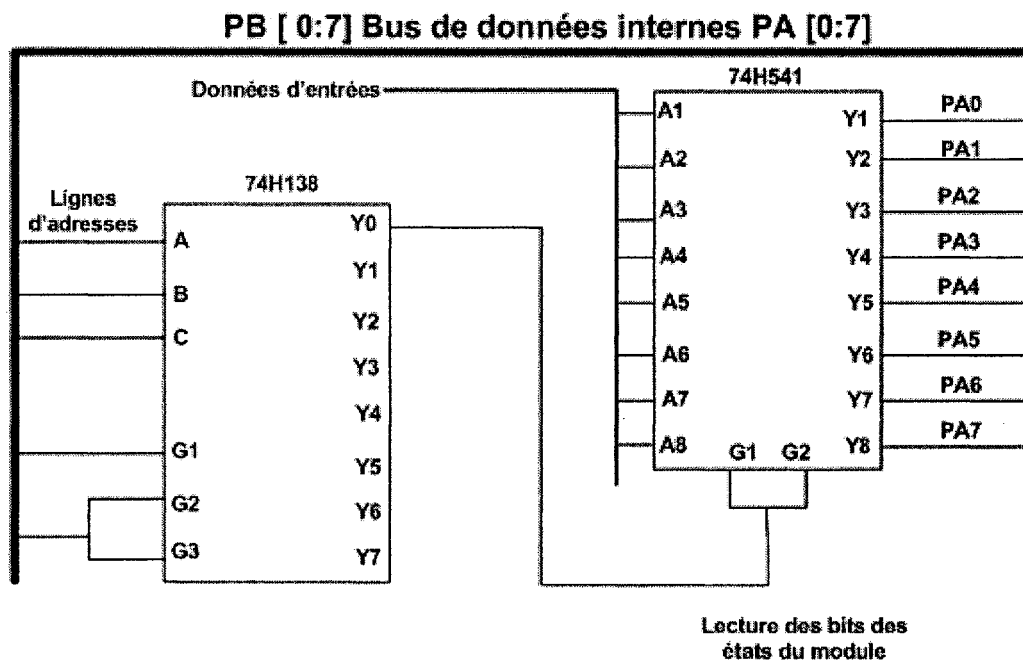


Figure 9 Circuit de décodage des signaux de contrôle

Tableau I

Table de vérité du circuit 74HC138

Circuit	Entrée						Sortie						
	Déclenche autorisée			Adresse									
74H138	E3	E2	E1	A2	A1	A0	Y0	Y1	Y2	Y3	Y4	Y5	Y6
État	H	L	L	L	L	L	L	H	H	H	H	H	H

Tableau II

Table de vérité du circuit 74HC541

Circuit	Entrée						Sortie						
74H541	OE1	OE2	An				Y0						
État	L	L	L				L						

Circuit 74HC138- 3 entrées binaires A0, A1, A2. En cas de déclenchement, les entrées déterminent lequel des 8 hautes sorties va à niveau bas et le circuit 74HC541- OE1, OE2 sont bas. La sortie Y0 est bas.

3.5 Circuit de transfert de données (les sorties)

Le microcontrôleur central contrôle le module en écrivant dans un registre (74HC573) les bits de contrôle à travers le bus de données. La lecture des compteurs d'erreurs et des états du module est aussi réalisée en lisant le même bus à travers un circuit statique à trois états 74HC541. Le circuit statique bidirectionnel de huit bits est prévu pour multiplexer la lecture et l'écriture.

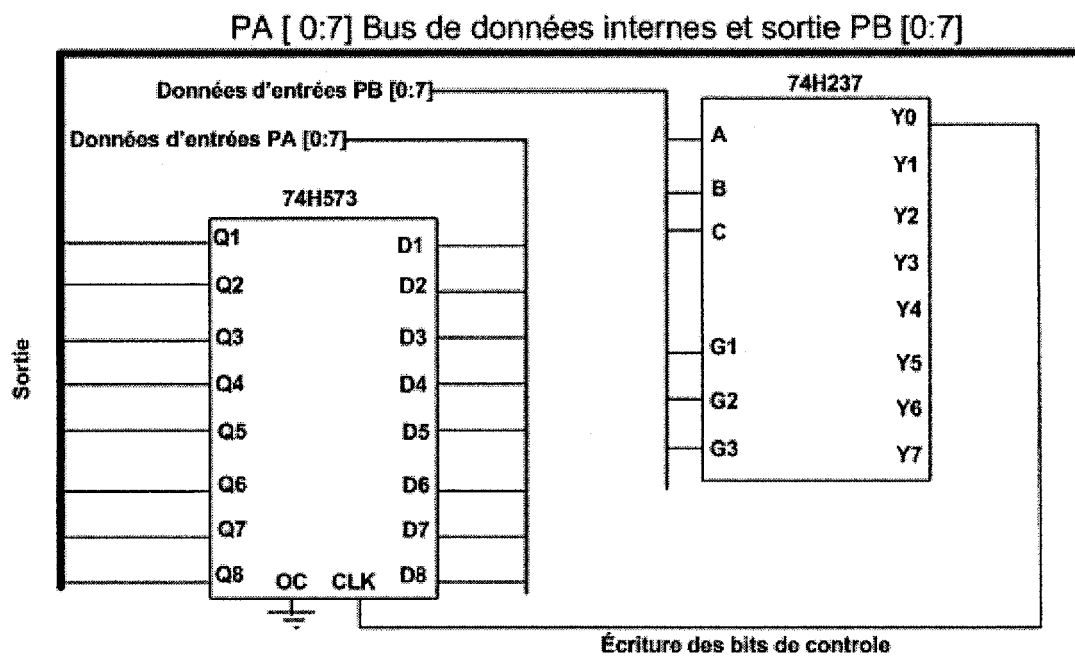


Figure 10 Circuit de transfert de données

Tableau III

Table de vérité du circuit 74HC237

	Input						Output							
74HC237	LE	OE	OE	A2	A1	A0	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
7		0	1											
État	L	H	L	L	L	L	H	L	L	L	L	L	L	L

Tableau IV

Table de vérité de circuit 74HC573

74HC573	OE	LE	DATA	Sortie
État	L	H	L	L

La fonction du décodeur de multiplexage 74H237 accomplie par les 3 entrées binaires A0, A1, A2 à bas niveau afin de sélectionner la sortie désirée en utilisant un signal de sortie déclenché à l'entrée, OE et LE comme donnée en gardant le signal d'entrée OE en état activé à niveau haut.

La fonction du circuit logique 74H573 à haute vitesse accomplie par un LE à niveau haut, les sorties transferts à l'entrée, en cas où LE est à niveau bas, les données sont capturées, malgré que LE est indépendant du OE. Pour activer le 74H573, selon la table de vérité OE est bas.

Tous les circuits intégrés dont les sorties sont branchées sur le même bus se classent dans le type à trois états (basse, haute et haute impédance) afin d'éviter un conflit d'accès. Chacun d'eux accède au bus durant des temps différents.

3.6 Interface avec les lignes des communications

3.6.1 Décodeurs d'adresses

Le module utilise les adresses de 0 à 4 096 qui sont la capacité maximale du système. Ce sont les adresses réservées spécialement pour le module. Elles ne sont jamais utilisées par les autres modules d'interface de base. Lorsque le système atteint cette capacité, la qualité d'écoulement du trafic devient inacceptable pour la majorité des données. Un ajout de circuit de multiplexage sera nécessaire pour que le système accepte une grande

capacité de données pour qu'on puisse avoir une sortie très large. Générer les signaux d'autorisation de $3,2 \mu\text{s}$ requis pour transmettre et recevoir les huit bits de données sur le bus du système à chaque $125 \mu\text{s}$.

3.7 Mode de réception et transmission

Le circuit Maxim permet une transmission bidirectionnelle des données et permet aussi une communication à multipoint, ces circuits fonctionnent à faible puissance ce qui réduit la réflexion causée par les câbles impréparés, mais en mettant une résistance entre les deux tel que la figure 11 amène un courant limité et protéger contre la surcharge.

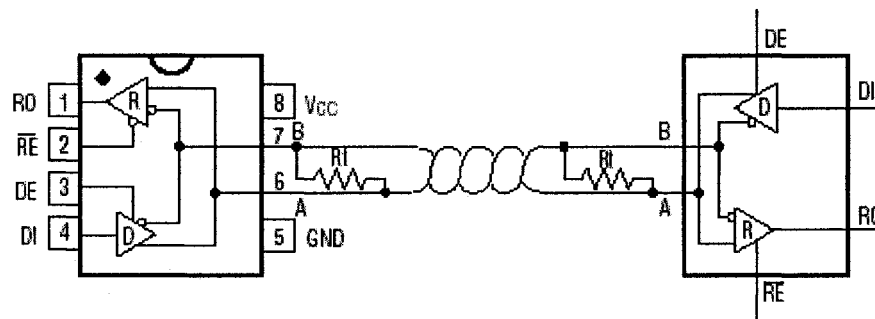


Figure 11 Réception et transmission

3.7.1 Synchronisation de la transmission

En mode de transmission et selon la table de vérité DE la sortie déclenchée doit être à haut niveau.

Tableau V

Table des fonctions transmission

Entrées			Sorties	
RE	De	DI	Z	Y
X	1	1	0	1
X	1	0	1	0

Pour pouvoir la transmettre sur le bus du système, il faut la convertir en signal. Le signal de sortie est chargé dans un convertisseur série à parallèle utilisant un registre à décalage de huit bits (74HC573), à l'aide de l'horloge TXCLK. À la fin du huitième, les huit bits de sortie du registre sont chargés en parallèle dans un autre registre à décalage de huit bits (74HC138) qui travaille comme un convertisseur parallèle à série. La sortie de ce deuxième convertisseur est synchronisée avec l'horloge. C'est le signal à transmettre sur le bus du système et il doit être valide durant une impulsion d'autorisation négative générée par le décodeur d'adresse.



Figure 12 Diagramme transmission en mode maître résultat pratique

La figure 12 représente le résultat pratique de transmission en mode maître. La figure 13 illustre le principe de synchronisation de la séquence de transmission. La figure 14 nous montre le diagramme de transmission 150 kHz pour ce circuit. La figure 15 représente le

voltage différentiel à 110 kHz supportant une distance de 1500 m réalisé avec les circuits intégrés.

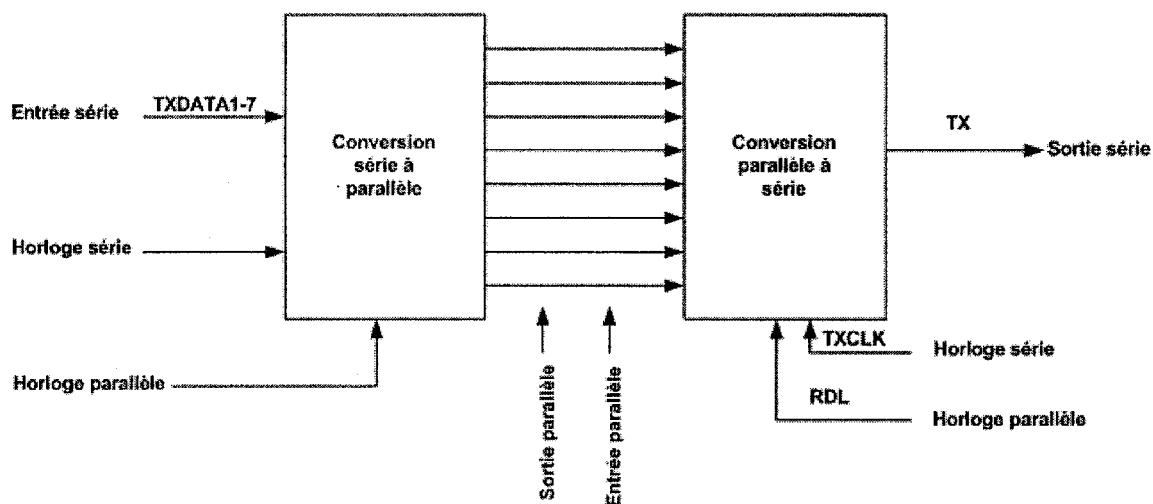


Figure 13 Synchronisation de la transmission (diagramme bloc)

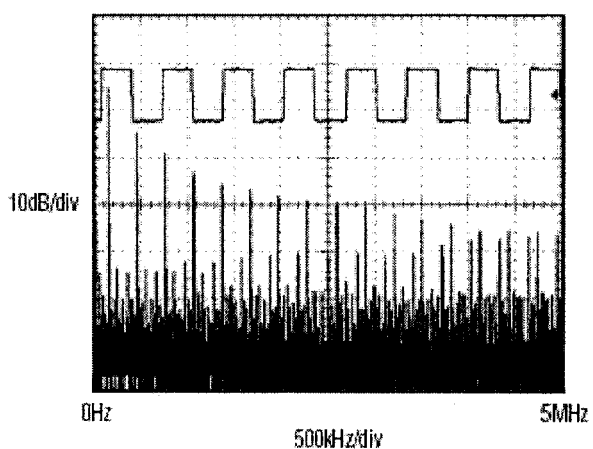


Figure 14 Transmission 150khz

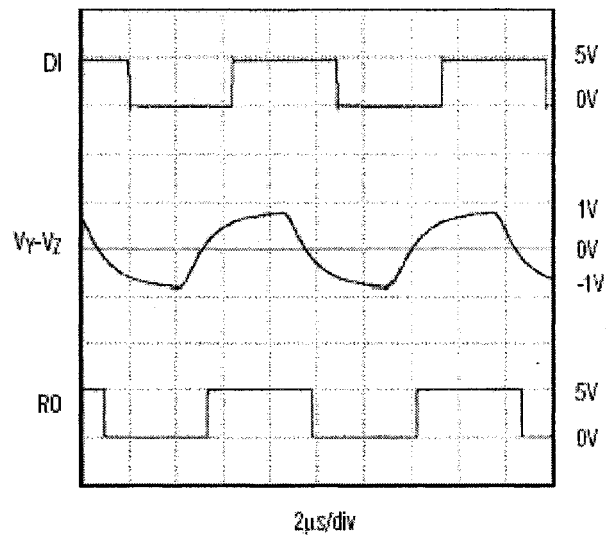


Figure 15 Voltage différentiel à 110kHz supportant 4000ft

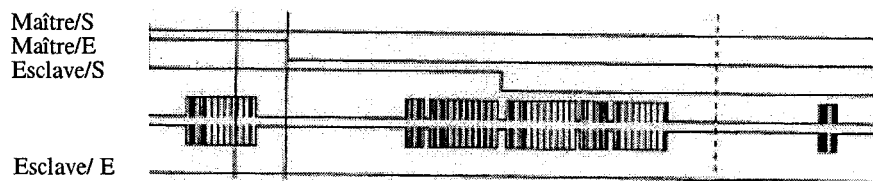


Figure 16 Diagramme transmission en mode esclave résultat pratique

3.7.2 Synchronisation de la réception

Mettre le signal de réception RX sur le bus du système à fin d'analyser les données, nous oblige à convertir ce signal car le détecteur d'erreurs fonctionnant à une dizaine de kHz. Le signal reçu sur le bus est chargé dans un registre à décalage de huit bits de type série à parallèle (74HC573) avec le flanc descendant de l'horloge, les huit bits dans le registre sont chargés en parallèle dans un autre registre à décalage de type parallèle à série de huit bits (74HC237), qui sont ensuite décalés à la sortie TXCLK. C'est le signal qui est envoyé au détecteur d'erreurs.

Tableau VI

Table de fonction réception

Entrées			Sorties
RE	DE	A-B	RO
0	0	$\geq +0.2 \text{ V}$	1
0	0	$\leq -0.2 \text{ V}$	0
0	0	Entrées ouvertes	1
1	0	X	H-Z

RE sortie récepteur déclenche le signal a niveau bas. RO est déclenché quand RE est à niveau bas.

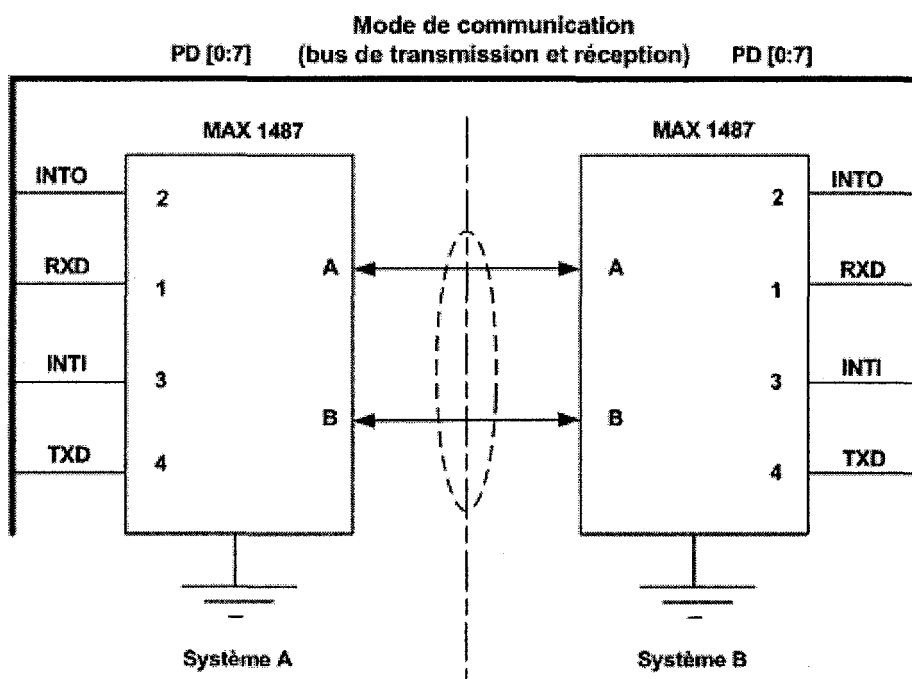


Figure 17 Fonctionnement des deux systèmes parallèle

La figure 18 illustre le diagramme bloc du circuit de synchronisation de la séquence de réception. La figure 20 représente le fonctionnement du circuit correspondant réalisé avec les autres circuits intégrés en mode de communication réception et transmission. La figure 19 nous montre le diagramme de temps montrant le fonctionnement de ce circuit.

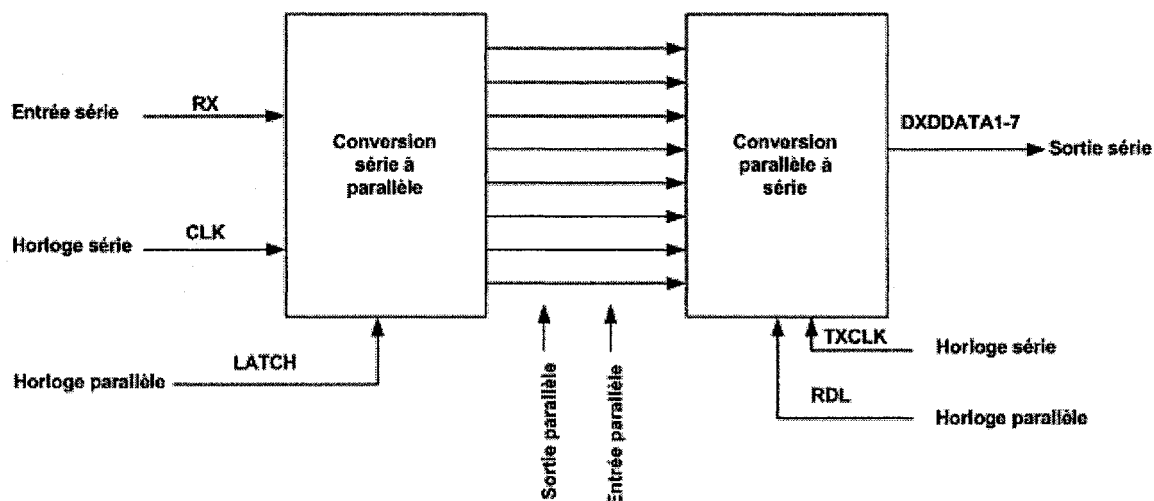


Figure 18 Synchronisation de la réception (diagramme bloc)

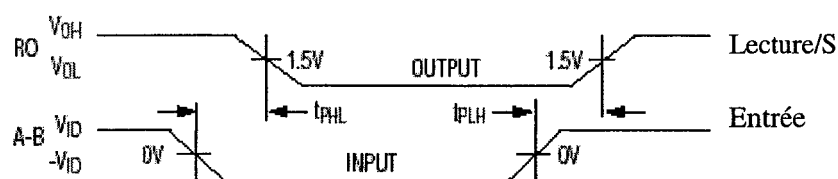


Figure 19 Réception délai

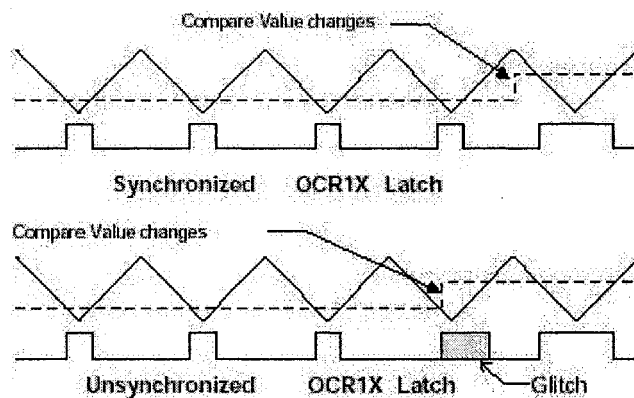


Figure 20 Effet synchronisation et désynchronisation

3.8 Interface avec les équipements externes

Deux entrées de 75 Ohms sont prévues pour accepter les séquences binaires venant des équipements externes. La figure 31 représente le circuit qui permet d'accomplir cette fonction.

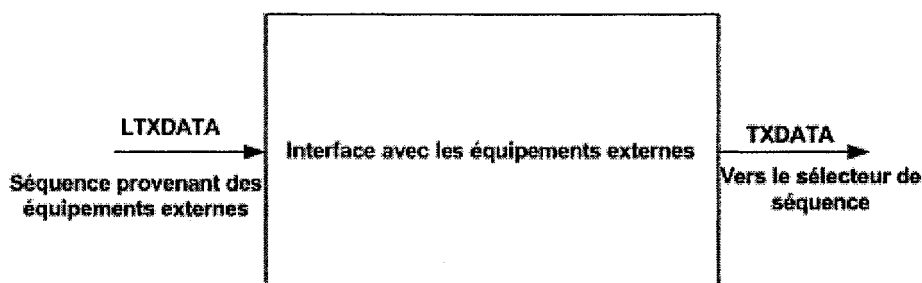


Figure 21 Interface avec les équipements externes

3.9 Conception assistée par ordinateur avec protel.

3.9.1 Alternatives de solutions proposées

Après avoir décrit en détail chacun des blocs servant à former le module. Le circuit peut alors être réalisé en utilisant différentes technologies en combinant les blocs ainsi décrits. Une des alternatives consiste à utiliser le circuit intégré et le microcontrôleur

programmable, l'autre nécessite l'utilisation des circuits intégrés standards HCMOS et MAXIM. La technologie de montage en surface représente aussi une solution intéressante.

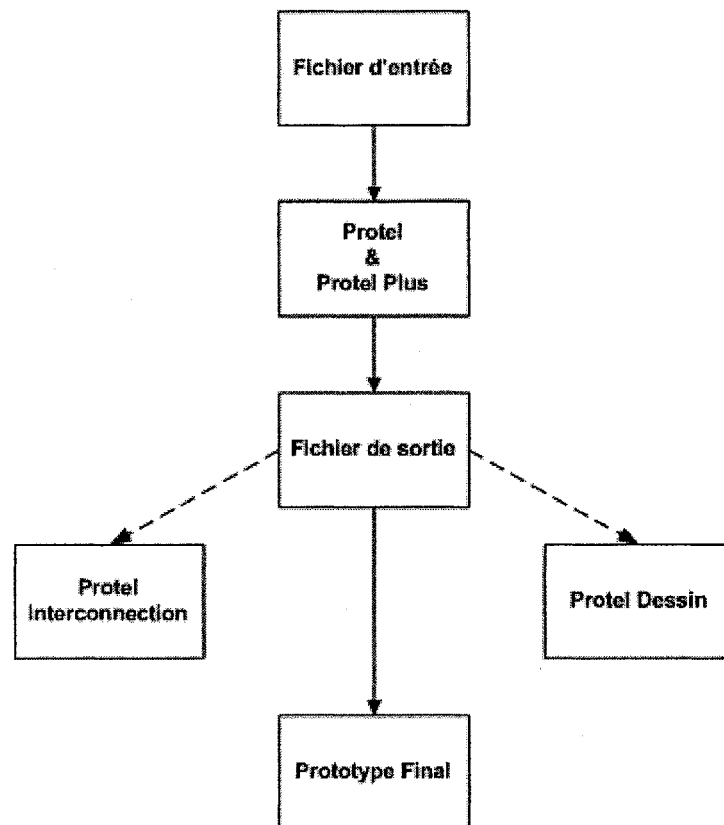


Figure 22 Génération du prototype final par Protel

Pour les deux options qui seront donc analysées pour déterminer la conception finale du circuit qui sera réalisé à l'aide de l'utilitaire PROTEL et ATMEL AVR-VISION STK-500, SIMULATEUR ET EMULATEUR à fin d'aider à la programmation et à la simulation.

3.9.2 Implantation à l'aide de circuits intégrés standard

La figure 23 représente le circuit global réalisé avec le microcontrôleur ATMEL AT90S8515 et les circuits intégrés HCMOS et MAXIM standard. L'interface avec le microcontrôleur composé de circuit de transfert de données, un décodeur d'adresse d'entrée et de sortie lecture et écriture. Le mode de communication à l'aide du circuit MAX 1487 qui décode le circuit de synchronisation de trame de transmission et de réception. Cette page montre également les portes non utilisées, les broches d'alimentation de 5V et les broches de mise à la terre.

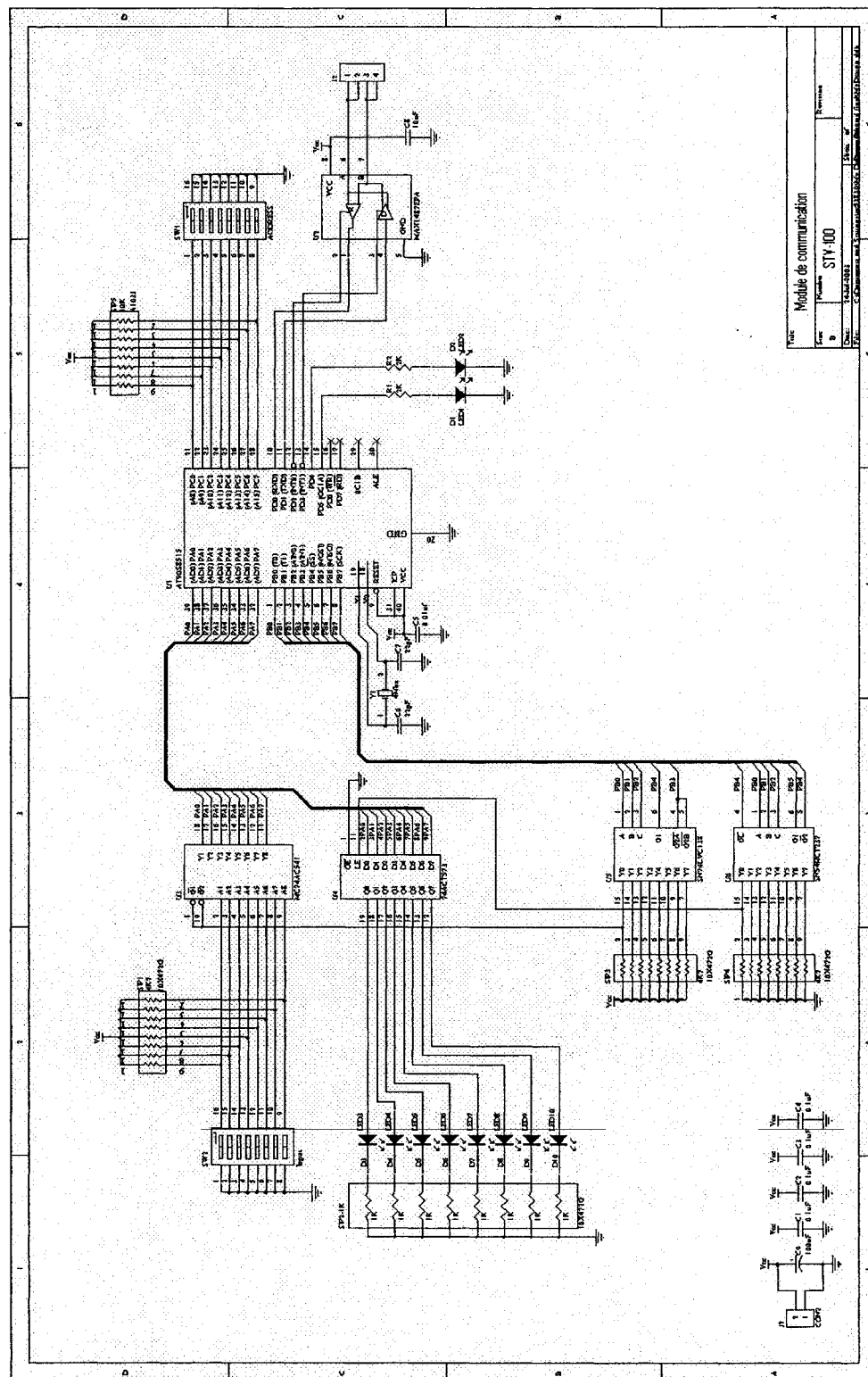


Figure 23 Schéma du module STV100

La figure 23 illustre les broches d'alimentation de 5 V (V CC), les broches de mise à la terre (GND), les broches non utilisées et les condensateurs de découplage.

3.9.3 Implantation à l'aide de microcontrôleur programmable.

Principalement, la réalisation est obtenue à l'aide de microcontrôleur ATMEL. Ce dernier contient quelques milliers des portes logiques. Le choix de la composante principale est basé d'une part, sur les outils disponibles pendant ce temps et d'autre part, par la complexité du circuit. Le travail se répartit en plusieurs étapes et nécessite l'utilisation des logiciels PROTEL et AVR VISION émulateur et simulateur. La première est utilisée pour la conception et la simulation. La deuxième sert à générer le fichier de programmation du microcontrôleur programmable ATMEL.

3.9.4 Conception

La première étape consiste à concevoir le diagramme schématique à l'aide de l'utilitaire PROTEL. Les bibliothèques de pièces HCMOS et ATMEL sont utilisées pour la conception. La conversion à partir du circuit conventionnel nécessite une légère modification, étant donné que les composants ne fonctionnent pas exactement de la même façon dans les deux bibliothèques. En sauvegardant le diagramme schématique, le fichier ASCII est créé dépendamment du logiciel utilisé. Dans ce cas, le logiciel de conception est PROTEL ; le fichier créé est de format ATMEL. Ce fichier décrit les composants du circuit et la façon de les connecter logiquement.

3.9.5 Simulation

Après avoir conçu le diagramme schématique à l'aide de l'utilitaire PROTEL, vient alors l'étape de simulation du fonctionnement du circuit HCMOS et ATMEL à l'aide de

PROTEL PLUS. Cette simulation ne tient pas compte du délai réel occasionné par la longueur du chemin des Interconnexions, elle permet seulement de vérifier le fonctionnement du circuit dans le cas idéal où les interconnexions ne contiennent presque aucun délai 0,1 ns.

3.9.6 Génération du fichier de programmation du microcontrôleur

La troisième étape consiste à générer le fichier d'extension servant à programmer les interconnexions durant la mise sous tension du microcontrôleur. Ceci est accompli à l'aide du logiciel ASSEMBLEUR. Ce fichier de programmation sera emmagasiné dans une mémoire à lecture seulement ATMEL prévue à cette fin. L'accomplissement de cette étape nécessite très peu d'intervention du concepteur et consiste en une série d'actions servant à activer différents utilitaires de ce programme. Le concepteur doit rentrer certains paramètres demandés par le logiciel qui sont nécessaires à son fonctionnement.

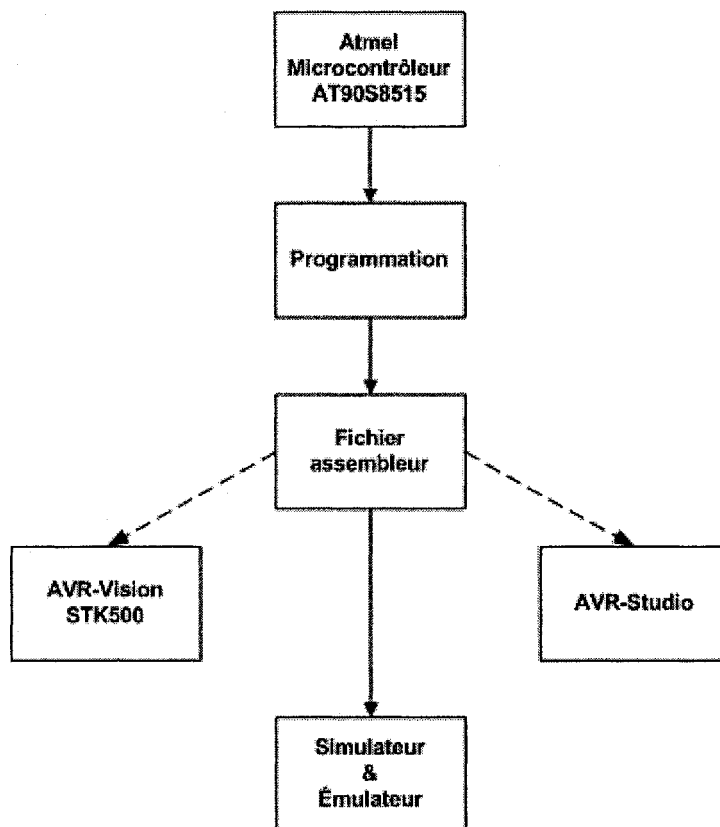


Figure 24 Création du fichier assembleur pour la simulation et l'émulation

Cet utilitaire permet d'associer le circuit conçu aux ressources disponibles dans le circuit intégré cible (ATMEL, HCMOS, MAXIM). Le but est de générer les fichiers de sortie à partir des fichiers de différents formats dépendamment du logiciel. Deux fichiers séparés sont créés durant cette opération (fichier assembleur, fichier protel plus.). Les cinq fichiers de sortie suivants sont générés:

- Fichier requis par l'utilitaire pour créer les interconnexions physiques.
- Fichier requis par l'utilitaire pour créer les interconnexions physiques. Il contient les contraintes indiquées par le concepteur sur le schéma. Ce fichier peut être modifié pour rencontrer les spécifications du circuit. Il peut contenir les informations sur le délai de certaines connexions critiques par exemple.

- Fichier décrivant le déroulement de l'opération de l'utilitaire. Il contient également les messages d'erreurs et la description sommaire du résultat obtenu pour cette opération.
- Fichier d'interconnexions logiques requis par l'utilitaire pour créer le fichier de simulation produit par l'utilitaire PROTEL PLUS.
- Fichier simulation contient les délais de propagation des portes logiques MAXIM 1487.

Le microcontrôleur programmable ATMEL constitue le cœur du module. Seuls quatre circuits intégrés additionnels sont nécessaires à son bon fonctionnement. L'émulateur mémoire est essentiel car il sert à programmer le circuit ATMEL durant la mise sous tension. Une interface, pour adapter avec les équipements externes, est requise comme dans le cas du circuit intégré conventionnel. Un circuit d'initialisation lors d'une baisse de tension est nécessaire pour reprogrammer le microcontrôleur. Le connecteur d'émulateur RS232 est prévu afin de pouvoir programmer le microcontrôleur directement à partir d'un micro-ordinateur à travers son port série suivant un protocole de communication à fin de réaliser le bon fonctionnement de deux ou plusieurs circuits. Le schéma de la figure représente le circuit global du module réalisé à l'aide du circuit intégré et le microcontrôleur programmable ATMEL incluant toutes les composantes et les interconnexions.

Tableau VII

Utilisation de la composante ATMEL AT90S8515 et MAXIM

Broche d'entrées/sorties (I/O) utilisées	30/32	90%		
Universelle async. Transmission/ réception	1	100%		
Chronomètre utilisé	1/2	50%		
Voltage différentiel	110Khz			
Programme mémoire utilisée	1/8 K	12%		
Délai moyen du circuit	170 ns			
UBRR (Bps)	1/1	100%		
Délai propagation	500 ns			
Vitesse maximale	4 Mhz	67 ns		
Délai maximal des conditions	420 ns			

Le tableau VII nous montre que la composante de la série ATMEL AT90S8515 est capable de fournir toute la fonctionnalité du circuit qui contient des centaines des cellules. En se basant sur les expériences personnelles et les suggestions données par le manufacturier, le pourcentage d'utilisation de 90% de la composante est la limite maximale qu'on puisse se permettre pour ne pas affecter les performances du circuit et faciliter le routage des connexions. Au-dessus de cette limite, le routage des interconnexions devient plus difficile et les délais augmentent. Si le circuit doit être modifié après la conception du circuit imprimé (où les broches ont été sélectionnées), le routage peut être modifier et facile à réaliser. Le délai moyen de 4 ns représente un très bon chiffre et il y a peu de connexions qui dépasse 21 ns de délai. Le signal qui possède le délai maximal de 170 ns ne cause pas de problèmes car il est échantillonné par une horloge ayant une période de 420 ns.

tableau pour évaluer notre circuit. Le tableau représente une évaluation de la solution réalisée avec le microcontrôleur programmable et aussi à l'aide des circuits intégrés standard HCMOS et MAXIM.

Tableau VIII

Évaluation du coût des composantes

Item	Qté	N° de pièce	Référence	Valeur	Boîtier	Coût
1	1	Connecteur	J1			0,80
2	1	Connecteur	J2			1,20
3	1	Interrupteur	SW1			0,75
4	1	Interrupteur	SW2			0,75
5	4	Condensateur	C1, 2, 3,4	0,1	CC0805	0,10
6	2	Condensateur	C5	0,01		0,10
7	2	Condensateur	C6-7	22pf		0,10
8	1	Condensateur	C8	10		0,10
9	1	Condensateur	C9	100		0,10
10	2	Résistance	R1, R2	2K		0,05
11	2	Diode	D1, D2			0,10
12	8	Diode (HF)	D3-10			0,10
13	3	Résistance (p)	SIP1, 3,4	4,7	10X472G	0,50
14	1	Résistance (p)	SIP2	1	10X472G	0,50
15	1	Résistance (p)	SIP5	10	A103J	0,50
16	1	microcontrôleur	U1	AT90S8515	DIP40	8,50
17	1	Maxim	U2	MAX1487EPA	DIP8	8,00
18	1	076-020217-047	U3	MC74AC541	20PDIP	0,75
19	1	076-020217-050	U4	74ACT573	20PDIP	0,65
20	1	076-020217-019	U5	SN74LVC138	16DIP	0,45
21	1	076-020217-020	U6	SN74HC237	16DIP	0,55
22	1	Oscillateur	Y1	4M		0,80
total	38					24,95

La technologie programmable nécessite beaucoup moins de composantes à installer (52 contre 167), ce qui facilite l'assemblage et la vérification du module. Pour la même raison les erreurs d'assemblage sont moins fréquentes. La fiabilité est aussi meilleure étant donné le nombre minimum de composantes.

La conception de circuit imprimé devient aussi plus facile en raison de l'espace disponible. Malgré tous ces avantages, le facteur coût pourrait faire pencher la balance en faveur de la technologie standard qui représente presque la moitié de la technologie programmable.

Le coût du circuit imprimé peut donner des avantages à la technologie programmable mais il n'est pas retenu comme un critère d'évaluation car sa dimension est la même pour toutes les alternatives.

3.10 Conclusion

Dans le contexte actuel, le prix est le critère le plus important. L'encombrement n'est pas retenu comme un facteur essentiel, car on n'est pas encore dans la phase d'intégration avec les autres modules du système et la dimension du module est assez grande même avec les circuits intégrés standard. Même si la quantité des pièces affecte aussi le coût de la main d'oeuvre, elle n'est pas déterminante dans le coût du produit final en raison du volume de production limité de ce type de module. Pour cette raison, la réalisation avec les circuits logiques standard représente la meilleure solution en ce moment. L'implantation à l'aide de la technologie programmable du microcontrôleur devient intéressante lorsqu'on veut intégrer le système encore davantage ou lorsque le prix de la composante va diminuer, ce qui est possible car les tendances sont de plus en plus vers l'intégration et la baisse de prix. La simplification du circuit pouvant utiliser les pièces avec moins de portes logiques rendrait la logique programmable plus attrayante.

CHAPITRE 4

VALIDATION DES CIRCUITS PAR SIMULATION

Un des principaux objectifs de tout concepteur est de s'assurer que le circuit fonctionne bien dès l'étape de la conception. Une simulation rigoureuse permet d'atteindre cet objectif ou du moins minimiser les erreurs. Pour cette raison, la simulation représente une étape importante dans la conception de circuits numériques. Elle nous assure la validation du circuit et nous permet de corriger les erreurs imprévues à temps. Ainsi, on peut épargner un temps précieux durant la mise au point du module. Elle nous permet également de comparer les différentes solutions possibles.

4.1 Introduction

La simulation se base sur l'utilitaire PROTEL Plus. Il s'agit d'un logiciel de simulation conçu pour vérifier le bon fonctionnement des circuits HCMOS. Ce chapitre traite aussi les différentes étapes nécessaires à la simulation de microcontrôleur à partir du circuit émulateur conçu à l'aide de l'utilitaire ATMEL AVR-VISION.

Le simulateur s'attend à recevoir des fichiers d'entrées valides. Ces fichiers sont composés de fichier d'extension. Ce fichier représente le circuit de conception compréhensible par le simulateur et l'émulateur. Il est généré directement à partir du circuit de conception réalisé par l'utilitaire PROTEL PLUS et ATMEL. Le fichier décrit les différents signaux d'entrées du circuit pour qu'il puisse générer les sorties correspondantes. Ce sont les signaux normalement fournis par le système. Ce fichier peut être réalisé de différentes façons, mais la façon la plus simple consiste à décrire les signaux sous forme de texte en respectant quelques syntaxes.

4.2 Protocole de communication

4.2.1 Maître à esclave

Commande 1 octet	Adresse esclave	Envoie données 0 or 8 octets	LRC 1 octet
---------------------	-----------------	---------------------------------	----------------

Commande:

1 0000000 Esclave autorisé.

100001 00 Lecture donnée de l'esclave.

10001000 Écriture donnée de l'esclave.

Envoie des données :

Taille 8 octets la commande de synchronisation et la commande d'écriture de donnée, 0 octets pour la commande de lecture de donnée (fig 26).

Adresse Esclave :

00000000 to 01111111

11111111 représente tous les esclaves.

Méthodes basées sur la redondance du signal (LRC) :

Exclusif (OU) de tous les octets précédents. La redondance est introduite par une augmentation du nombre de symboles transmis (codage détecteur ou correcteur d'erreurs ou à l'utilisation d'une trame) ou par une augmentation de symboles pendant un intervalle de temps élémentaire. Les uns des autres ou pour mettre en place de petites structures de contrôle-commande.

Dans ce mode de communication, on peut relier plusieurs stations au moyen de deux paires de fils torsadés très ordinaires, le bus d'Atmel est un produit particulièrement intéressant. Ce bus doit être bidirectionnel afin d'être le plus polyvalent possible. En

effet les informations à échanger entre les différents appareils interconnectés ne transitent pas nécessairement toujours dans le même sens. Afin de pouvoir connecter de nombreux appareils sur ce bus et compte tenu de l'utilisation de deux fils « actifs » seulement, une notion d'adresse doit être prévue afin que, lorsqu'un élément envoie une information, elle ne soit prise en compte que par le ou les appareils auxquels elle est réellement destinée. Pour assurer un maximum de sécurité de transmission, un procédé d'acquittement des informations doit être prévu afin que l'émetteur soit certain que le récepteur auquel il destinait les informations envoyées les a bien reçues. Compte tenu de la diversité des appareils pouvant être équipée d'un tel bus, un procédé d'adaptation automatique de vitesse doit également être prévu afin de ralentir les appareils les plus rapides lorsqu'ils dialoguent avec les équipements les plus lents.

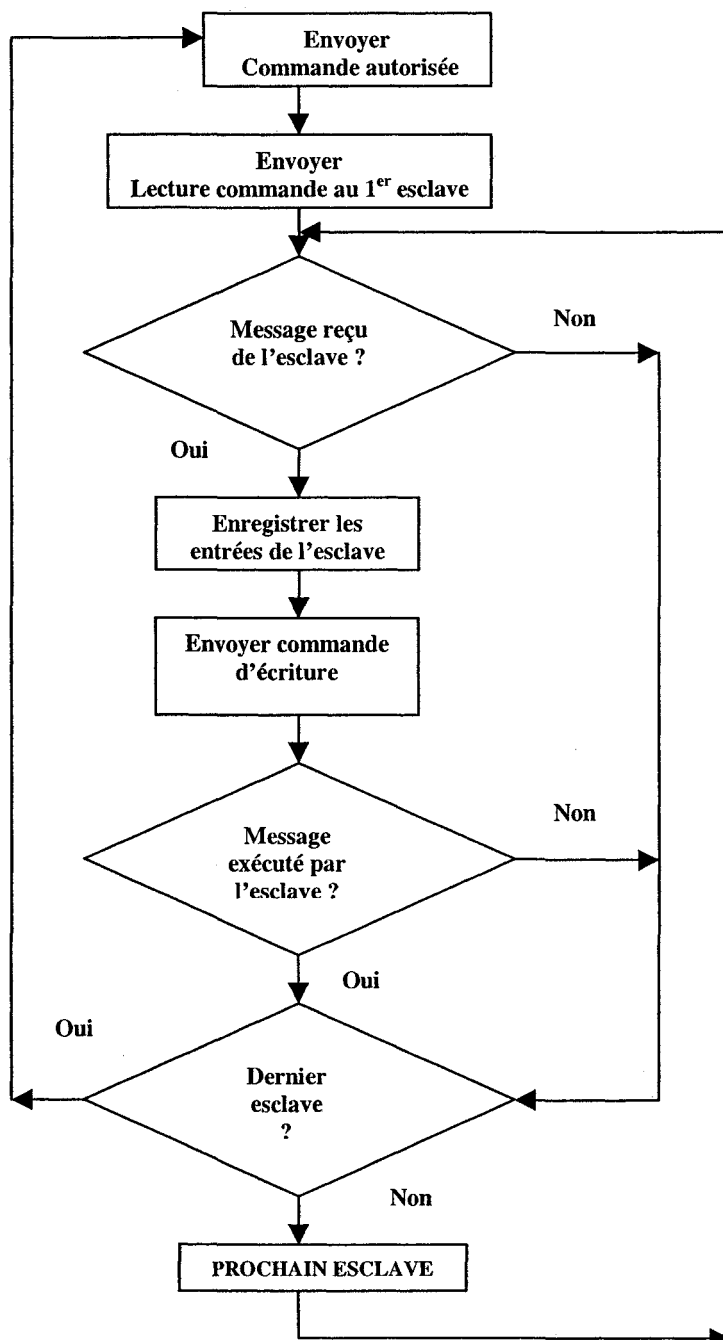


Figure 26 Algorithme Maître

Les fichiers de sorties peuvent être sous formes de diagramme temporel (forme d'ondes) ou sous formes de valeurs numériques indiquées sur le diagramme schématique qu'on peut visualiser. La figure 27 illustre le déroulement de l'utilitaire.

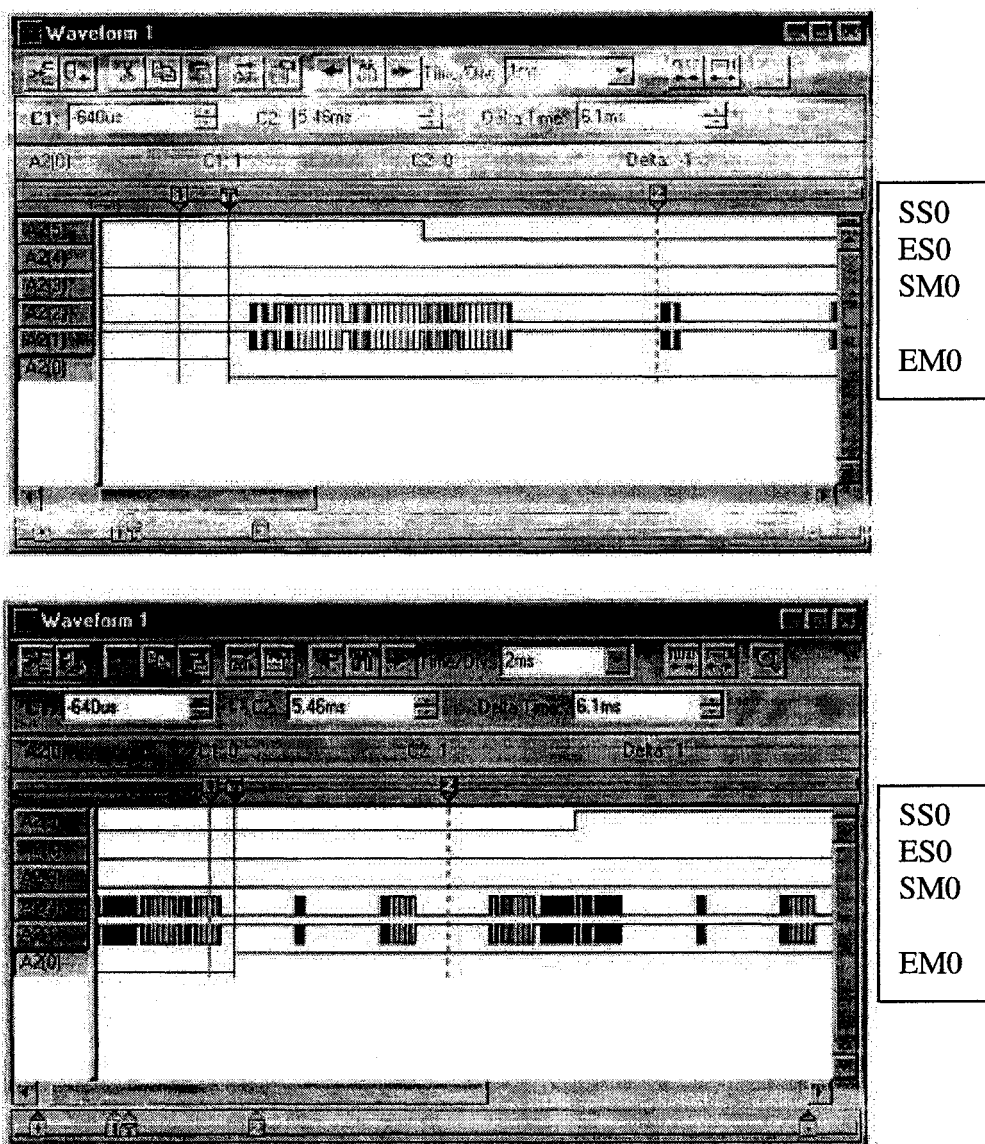


Figure 27 Résultat pratique en module maître Haut/Bas ci haut et Bas/Haut

4.2.2 Esclave à maître

Commande	Adresse esclave	Envoie donnée	LRC
1 octet	1 octet	0 ou 8 octets	1 octet

États :

00000000 Commande à être exécutée sans erreurs (réponse pour lecture ou écriture d'une commande des données).

00000001 commande avec erreurs (réponse lecture ou écriture de registre).

Adresse esclave :

00000000 to 01111111

Envoie des données:

8 octets pour lecture de la commande de données, 0 octets pour écriture de la commande de données (fig 28).

Méthodes basées sur la redondance du signal (LRC) :

Taille de message doit être 3 ou 11 octets. Supposons tout d'abord que, suite à la réception d'un octet, le récepteur ait besoin d'un certain temps pour exécuter l'ordre qu'on vient de lui transmettre et qu'il ne puisse donc accepter d'autres octets durant cette exécution. Il lui suffit après avoir reçu cet octet, de maintenir sa ligne au niveau bas pour que l'émetteur, détectant ce phénomène en raison de la structure en ET câblé suspende la transmission. Dès que la ligne remonte, l'émetteur reprend le transfert. Le récepteur ne peut acquitter la donnée reçue, soit parce qu'il a mal reçue, soit encore parce qu'il est occupé; l'émetteur, ne voyant pas arriver cet acquittement, génère alors une condition d'arrêt de façon à interrompre cet échange raté.

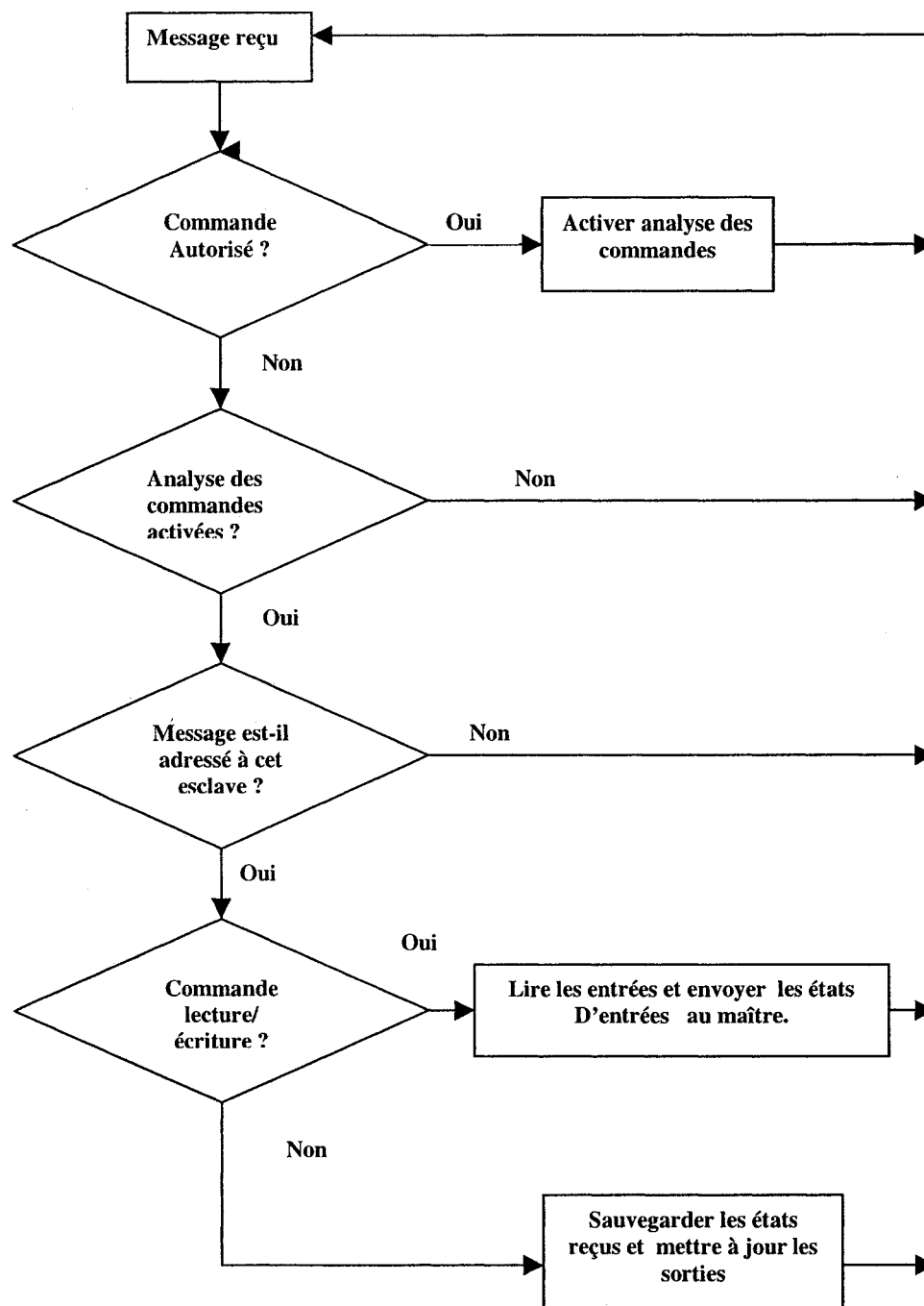


Figure 28 Algorithme esclave

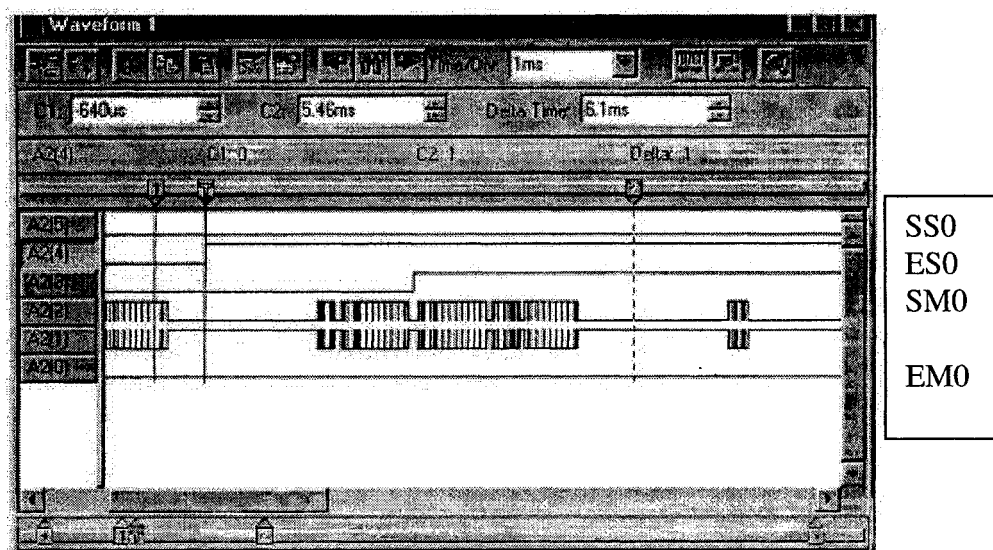


Figure 29 Résultat pratique en module esclave Haut/Bas

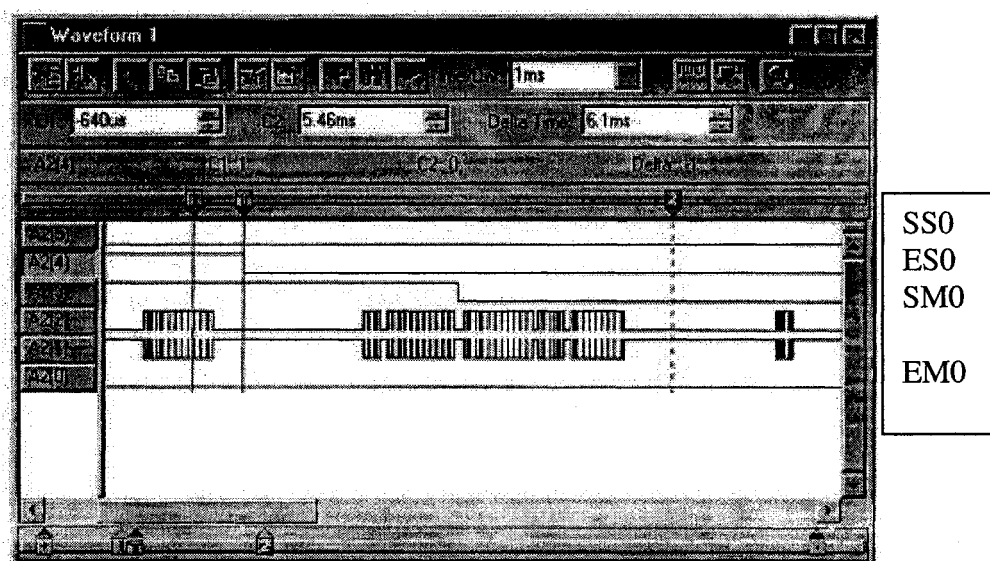


Figure 30 Réception et transmission : Résultat pratique en module esclave Bas/Haut

4.3 Fichiers d'entrées

4.3.1 Création du fichier de simulation

La simulation est faite dans un environnement Windows de Microsoft. Pour pouvoir simuler, on doit d'abord créer le fichier d'extension compréhensible par le simulateur. Le fichier est créé automatiquement en activant une icône de l'utilitaire du groupe PROTEL Plus. Ce fichier est produit à partir du fichier ASCII de format dépendamment du logiciel de conception obtenu en sauvegardant le diagramme schématique conçu par PROTEL durant la conception du circuit.

4.4 Conclusion

Le résultat obtenu par la simulation nous permet de constater que le circuit réagit bien selon nos attentes. L'analyse des formes d'ondes fournit une évaluation plus détaillée sur la marge d'erreurs de certains signaux importants. Par exemple, pour la transmission (TXDATA) les données sont chargées dans le registre par le signal, ces données sont valides. On constate que les séquences de réception (RXDATA) restent valides durant la communication malgré le phénomène de délai des signaux est négligeable.

CHAPITRE 5

CONCEPTION MATÉRIELLE DES CIRCUITS IMPRIMÉS

La conception de circuits imprimés et la vérification du prototype constituent la dernière étape importante dans le cheminement de la conception de circuits électroniques. Elle comprend la réalisation matérielle du circuit et la dernière étape de vérification de sa fonctionnalité avant la mise en production.

5.1 Conception des circuits imprimés

En électronique, une bonne conception de circuits imprimés permet d'assurer les performances optimales du circuit. Au contraire, une mauvaise conception introduit des distorsions au circuit et le rend moins performant ou inopérant.

5.1.1 Ligne de transmission : principe de base

Le circuit imprimé contient des traces d'interconnexions qui réagissent selon les principes de la ligne de transmission. Ces traces constituées de résistances, de capacités distribuées affectent les performances du circuit par des phénomènes de réflexion et de couplage.

Ces réflexions sont dues aux changements d'impédance caractéristique au long de la ligne de transmission. Les effets de couplage d'origine capacitive sont causés par les interférences entre des traces adjacentes.

5.1.2 Le routage des interconnexions, l'alimentation, la mise à la terre et le bruit

Pour obtenir un circuit imprimé qui offre des performances optimales, certaines précautions doivent être prises. Un condensateur de découplage pour chaque circuit intégré collé à ses broches d'alimentation (VCC) et de mise à la terre (GND) est essentiel pour stabiliser son niveau. Cette technique aide le bloc d'alimentation à fournir le courant instantané au composant. Elle permet également d'éliminer le bruit généré par d'autres sections du circuit ou par des composants du bloc d'alimentation lui-même.

Une attention particulière doit être portée sur les traces de distribution VCC et GND. La meilleure méthode consiste à utiliser le circuit imprimé à plusieurs couches dont une complète pour VCC et une autre pour GND. Cette méthode offre les trois principaux avantages suivants:

- Elle fournit un voltage de référence stable permettant de réduire le bruit causé par les impulsions du circuit numérique.
- Elle offre la meilleure distribution d'alimentation à toutes les composantes.
- Elle réduit l'interférence entre les différents signaux adjacents.

Dans un système où le module doit pouvoir être inséré sans fermer son alimentation, les broches VCC et GND doivent faire contact les premières. L'application du voltage sur les autres broches des circuits intégrés avant leur alimentation risque de les endommager. Une des méthodes les plus utilisées afin d'éviter ce problème consiste à faire avancer les connecteurs attachés à ces broches par rapport aux autres de façon à rétablir l'alimentation avant l'application des autres signaux. Même si les circuits intégrés possèdent une certaine protection à chacune de ses entrées, il est préférable de limiter le courant instantané transitoire durant l'insertion de la carte en ajoutant une résistance de faible valeur en série avec l'alimentation. Cette technique permet également d'éviter une baisse de tension d'alimentation instantanée causée par le

chargement des condensateurs de découplage qui pourrait affecter d'autres circuits du système en opération.

Il faut garder les signaux numériques éloignés des lignes de transmission et des signaux analogiques. Le bruit causé par les impulsions du circuit numérique affecte les performances, spécialement pour les lignes à grande distance.

Pour un circuit moins condensé et moins rapide, un circuit imprimé à une couche est un compromis acceptable car le coût de production diminue selon le nombre de couches. Dans ce cas, la protection des signaux critiques à l'aide d'une couche ou une trace de garde GND est nécessaire afin d'éviter le problème d'interférence entre les traces adjacentes. Pour la même raison, il faut éviter les longues traces en parallèles. Si le contexte nous force à le faire, la protection est absolument requise. Une autre alternative consiste à garder la distance entre les traces les plus grandes possible. Enfin, le choix du matériel diélectrique est très important. Le bruit causé par ces interférences est aussi fonction de ses propriétés diélectriques ϵ_r . Le matériel diélectrique ayant un ϵ_r moins élevé introduit moins d'interférences.

5.1.3 Considérations techniques

Une attention particulière est accordée aux quelques signaux en utilisant des traces plus épaisses (0,65 mm) et entourées par les traces de garde de mise à la terre pour les protéger contre les interférences. Chaque circuit intégré est découplé avec un condensateur de 0,1 μF collé à ses broches d'alimentation et de mise à la terre. Quelques condensateurs à découplage différents de μF sont ajoutés au module pour mieux régulariser l'alimentation de 5V. L'espace vide entre les traces est remplie par des couches de la mise à la terre. Les connexions à l'alimentation de 5V sont réalisées par des traces de 1.3 mm d'épaisseur. Les connexions aux équipements externes sont aussi réalisées par des traces de 0,65 mm et protégées contre les interférences par la couche de

mise à la terre en raison de leur longueur plus importante. La distance minimum entre les traces est de 0,65 mm afin de prévenir les interférences entre les signaux adjacents. Pour minimiser la longueur des traces, les circuits intégrés sont regroupés de façon à ce qu'ils soient proches des deux connecteurs d'interface avec le reste du système (J1 et J2). Les figures de l'annexe 2 montrent la réalisation du circuit imprimé du module STV100. Les références [33-34] fournissent certaines connaissances de base additionnelles.

Le circuit imprimé du côté des composantes constituées de traces d'interconnexions et la couche de mise à la terre. Comme on peut le constater, les signaux critiques sont protégés par la couche de mise à la terre GND pour minimiser l'interférence entre les traces adjacentes.

Ces figures montrent le circuit imprimé du côté de soudage constitué de traces d'interconnexions et les traces épaisses d'alimentation de 5 V. Les signaux critiques sont également protégés contre les interférences.

Le schéma d'assemblage du module montrant l'emplacement, l'identification et l'orientation des composantes est fourni. Les circuits intégrés sont regroupés près des connecteurs d'interfaces J1 et J2 pour minimiser la longueur de traces.

5.2 Vérification du prototype

La vérification du prototype représente la dernière étape de conception du module. Il s'agit de l'étape la plus primordiale pour la validation du module. La détection d'erreurs à ce stade de conception est moins coûteuse que celle découverte sur le site réel. Elle permet de découvrir non seulement les erreurs de conception du circuit logique, mais également les erreurs de conception du circuit imprimé qui n'est pas détectable par la simulation.

Les résultats de la vérification obtenus sont présentés sous deux formes différentes. La première est plus quantitative et la deuxième est plus qualitative.

CONCLUSION GÉNÉRALE

On constate que le résultat de la vérification du prototype correspond bien au résultat de simulation obtenu au chapitre précédent. Le module répond adéquatement aux objectifs fixés. On pourrait simuler les erreurs de transmission en utilisant une de ses fonctions prévues à l'origine (injection d'erreurs) ou en atténuant le niveau du signal modulé en bas du seuil de réception. Le module STV100 constitue actuellement une partie intégrante du système de contrôle. Il est devenu le premier outil indispensable et adéquat pour vérifier les performances du système et diagnostiquer les problèmes.

Après vérification avec succès du prototype, certaines documentations sont requises avant de pouvoir mettre le module en production. En plus du schéma d'assemblage déjà présenté à la figure 4 et la liste des matériaux servant à fabriquer le module contenant dans le tableau XI, on doit produire la description d'ingénierie et les procédures d'essai. Ces deux dernières documentations sont présentées aux annexes. La description d'ingénierie fournit une description sommaire sur le fonctionnement et les spécifications du module. Les procédures d'essai décrivent les démarches à faire pour inspecter et vérifier le module.

Le module STV100 se prête à toutes les applications. Peu importe que votre processus soit grand ou petit, simple ou complexe, de toutes les manières ce système apporte la réponse à vos problèmes de régulation.

Le module STV100 peut être employé dans toute les principales industries basées sur le contrôle de processus; il contribue à augmenter la productivité, assure un contrôle strict de la qualité et fournit des informations en temps réel aidant les directions d'usines dans leur prise de décision.

Le système que nous avons conçu et réalisé est un outil indispensable pour la gestion, le contrôle de l'optimisation des processus ainsi que pour de nombreuses autres fonctions de supervision dans différents procédés.

Le module STV répond aux besoins de l'industrie dans des nombreuses applications telles que :

Pétrole et gaz

Chimie

Alimentation et industrie pharmaceutique

Pâte et papier

Production d'énergie

Marine

Industries des métaux

Traitement des minerais

Textiles

Cimenteries

Traitement des hydrocarbures

Épuration et traitement des eaux

Recommandation

Améliorer le module qui relie les stations pour qu'on puisse les communiquer à distance sans fils en utilisant une haute technologie.

ANNEXE 1

Résultats pratiques et programmation

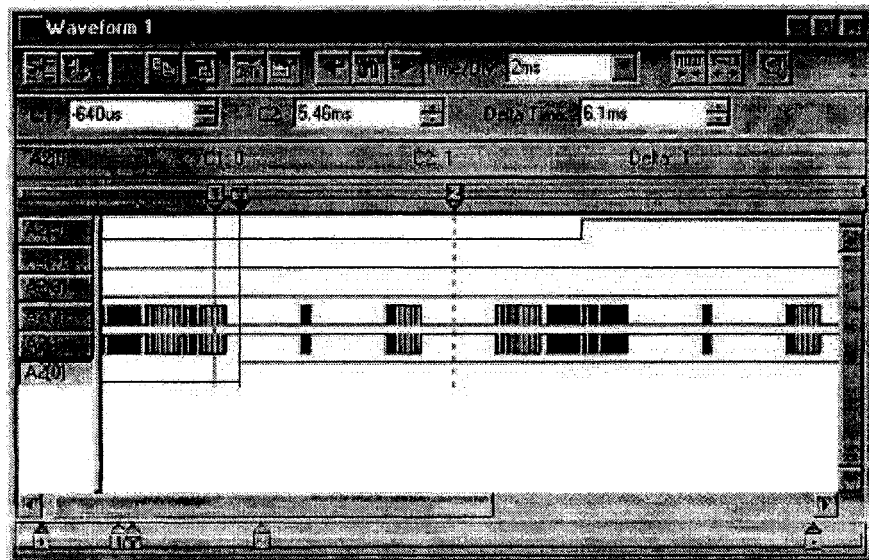


Figure 31 En mode maître bas à haut

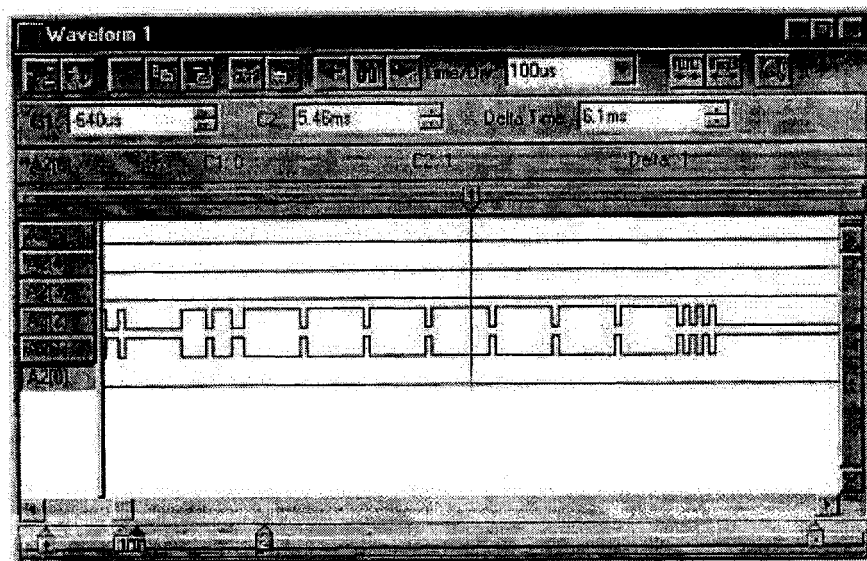


Figure 32 En mode maître bas à haut cas stable

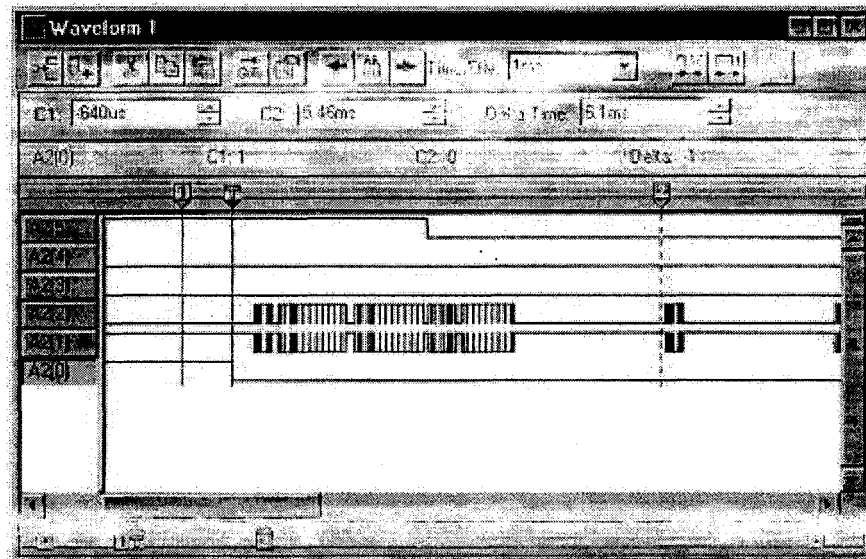


Figure 33 En mode maître haut à bas

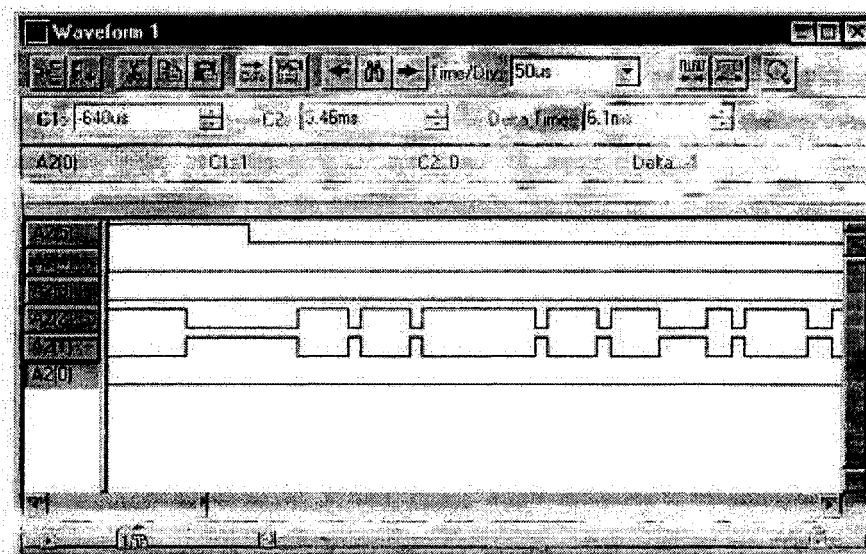


Figure 34 En mode maître haut à bas cas stable

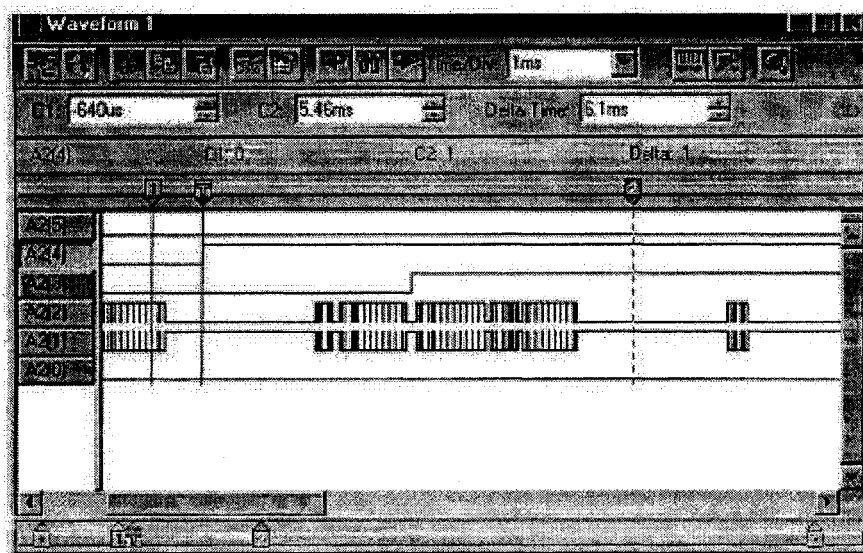


Figure 35 En mode esclave haut à bas

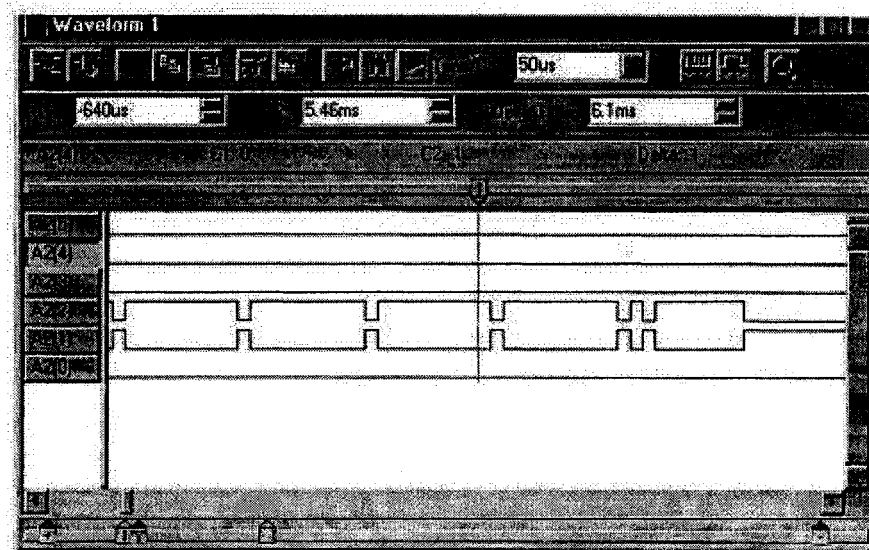


Figure 36 En mode esclave haut à bas cas stable

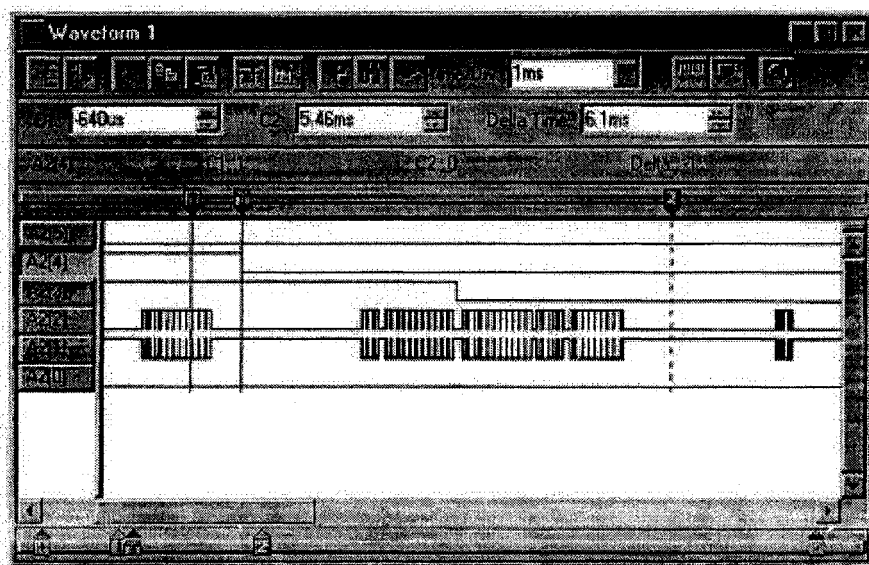


Figure 37 En mode esclave bas à haut

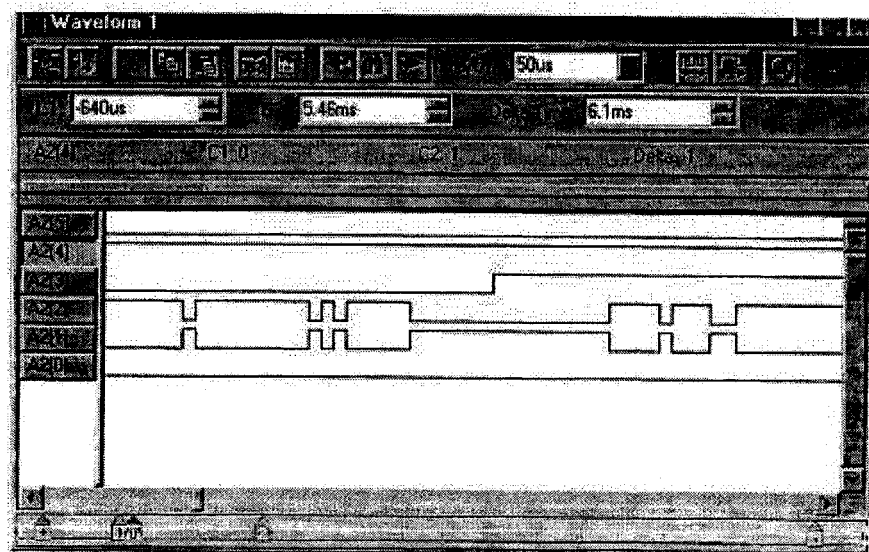


Figure 38 En mode esclave bas à haut cas stable

YEHIA

*Title : Serial Communication Interface

*Version : 1.0

*Last uptadated : 20/2/2003

*Target: AT90s8515

*File: SCI.asm

*Author: Y.M

INCLUDE "8515def.inc"

EQU RAMSTART=0x60; SRAM start address

DEF STAT=r16; Process status register

DEF SADD=r17; Slave address register

DEF RXML=r18 ; Rx message length register

DEF TXML=r19; Tx message length register

DEF RLRC=r20 ; Rx LRC register

DEF TLRC=r21 ; Tx LRC register

DEF ITMP=r22 ; Temporary register

DEF STMP=r23 ; Temporary register

DEF TMP3=r24 ; Temporary register

DEF TMP2=r25 ; Temporary register

DEF TMP1=r26 ; Temporary register

DEF TXBP=r1 ; UART Tx buffer pointer

DEF RXBP=r2 ; UART Rx buffer pointer

DEF HADD=r3 ; Highest board address

DSEG

ORG RAMSTART

TBUF: BYTE 1 ; UART Tx buffer

RBUF: BYTE 16 ; UART Rx buffer

OPDR: BYTE 64 ; OUTPUT data register

IPDR: BYTE 64 ; INPUT data register

Interrupt Vectors

CSEG

RJMP RESET ; RESET handler

RJMP EXT_INT0 ; IRQ0 handler

 RJMP EXT_INT1 ; IRQ1 handler

 RJMP TIM1_CAPT ; TIMER1 capture handler

 RJMP TIM1_COMPA ; TIMER1 comparea handler

RJMP TIM1_COMPB ; TIMER1 compareb handler

RJMP TIM1_OVF ; TIMER1 overflow handler

RJMP TIM0_OVF ; TIMER0 overflow handler

RJMP SPI_STC ; SPI transfert complete handler

RJMP UART_RXC ; UART receive complete handler

RJMP UART_DRH ; UART empty handler

RJMP UART_TXC ; UART Tx complete handler

RJMP ANA_COMP ; Analog comparator handler

EQU ENAC=0b10000010 ; Enable slaves command

EQU RDDC=010000100 ; Read data command

EQU WRDC=0b10001000 ; Write data command

EQU BCST=0b11111111 ; Broadcast address

```

EQU    SACK=0b00001000    ; Slave acknowledge master message
EQU    SNAK=0b00000001    ; Slave did not acknowledge master message
EQU    SMSG=0b00000100    ; Slave data message

```

```

EQU    MSSB=7              ; Master/Slave status bit

```

; Progress Flags

```

EQU    MRMF=7              ; Master mode flag
EQU    RSTF=6              ; Power up reset flag
EQU    CMDF=5              ; Command status flag
EQU    URXF=4              ; UART Rx flag
EQU    UFEF=3              ; UART framing error flag
EQU    UMEF=2              ; UART message error flag

```

; Master mode procedures

```

MMAIN : RCALL    ENSC      ; Send enable slaves command
        RCALL    GMSG      ; Delay (wait for command to be
                                (process by slaves)
        MOV      SADD, HADD ; Read maximum slave address
MMA1 : RCALL    RDSD        ; Read slave data
        RCALL    WRSD        ; Write slave
        DEC      SADD        ; Next slave
        BRPL     MMA1        ; Process next slave if necessary
        RJMP     MMAIN       ; Repeat for ever

```

; Enable slaves

```

ENSC : LDI      TMP1, ENAC   ; Enable command
        STS     TBUF, TMP1   ; Write Tx buffer
        LDI     TMP1, BCST    ; Get broadcast address

```

```

STS      TBUF+1, TMP1    ; Write Tx buffer
LDI      TXML, 11        ; Message is 11 bytes
RCALL    TXBUF           ; Transmit buffer
RET

```

; Read data from slave

```

RDSD : LDI      TMP1, RDCC        ; Read slave data command
      STS      TBUF, TMP1        ; Write Tx buffer
      STS      TBUF+1, SADD      ; Write slave address to buffer
      LDI      TXML, 3           ; Message is 3 bytes
      RCALL    TXBUF            ; Transmitt buffer
      RCALL    GMS              ; Get message from slave
      SBRS     STAT, URXF        ; Process message
      RJMP     RDTOE            ; Slave not ready
      CBR      STAT, (1<<URXF)   ; Clear UART receiver flag
      LDS      TIMP1, RBUF       ; Read slave status
      CPI      TIMP1, SMSG       ; Salave data message ?
      BRNE     RDSER            ; Command not executed by slave
      LDI      TMP1, 8           ; Read 8 Bytes
      LDI      XL, LOW (RBUF+2)  ; UART RX buffer address LSB
      LDI      XH, HIGH (RBUF+2) ; UART RX buffer address MSB
      LDI      YL, LOW (OPDR)    ; Output data address LSB
      LDI      YH, HIGH (OPDR)   ; Output data address MSB
RDS1 : LD       TMP2, X+         ; Read data from UART Rx buffer
      ST       Y+, TMP2         ; Write output buffer
      DEC      TMP1             ; Last data ?
      BRNE     RDS1            ; Next byte if less than 8 bytes
      RCALL    WOUT            ; Write outputs
      RET

```

```

RDTOE :                               ; Slave not ready
    RET
RDSER :
    RET

; Write data to slave
WRSD :  RCALL    RDIN                  ; Read inputs
        LDI      XL, LOW (TBUF)       ; UART Tx buffer address LSB
        LDI      XH, HIGH (TBUF)      ; UART Tx buffer address MSB
        LDI      TMP1, WRDC           ; Write data command
        ST       X+, TMP1             ; Write Tx buffer
        ST       X+, SADD             ; Write slave address to buffer
        LDI      TMP2, 8              ; 8 bytes to send
        LDI      YL, LOW (IPDR)       ; UART Tx buffer address LSB
        LDI      YH, HIGH (IPDR)      ; UART Tx buffer address MSB
WRS1 :  LD        TMP1, Y+             ; Read data
        ST       X+, TMP1             ; Store data
        DEC      TMP2
        BRNE     WRS1                 ; Read 8 bytes
        LDI      TXML, 11             ; Message is 11 bytes
        RCALL    TXBUF                 ; Transmitt buffer
        RCALL    GMSG                  ; Get UART Rx message
        SBRS     STAT, URXF           ; Process message
        RJMP     WRTOE                 ; Slave not ready
        CBR      STAT, (1<<URXF)     ; Clear UART receiver flag
        LDS      TMP1, RBUF           ; Read slave status
        CPI      TMP1, SACK           ; Status OK ?
        BRNE     WRS2                 ; No acknowledge
        RET

```

```

WRS2 :                                ; Command not processed by slave
      RET

WRTOE :                                ; Slave Not ready
      RET

; Get UART message
GMSG :
      LDI    TMP1, 256-30              ; set timer to 2ms (3.6864/256)/
                                      (15*2ms)

OUT    TCNT0, TMP1                    ; Write TCNT0
      IN     TMP2, TIFR                ; Read timer interrupt flag register
      SBR    TMP2, (1<<TOV0)          ; Set timer0 overflow bit
      OUT    TIFR, TMP2               ; Clear timer0 overflow
GMS1 :  IN     TMP2, TIFR              ; Read timer interrupt flag register
      SBRC   TMP2, TOV0               ; Test overflow flag
      RJMP   GMSER                   ; Timeout occurred (slave does not
                                      exist)

      SBRS   STAT, URXF              ; UART has new message
      RJMP   GMS1                   ; Wait for timeout or new message
      RET

GMSER :                                ;slave timeout
      RET

; Slave mode procedures
SMAIN :  SBRS   STAT, URXF            ; Any message ?
      RJMP   SMAIN                  ; Wait for new message

```

CBR	STAT, (1<<URXF)	; Clear UART receiver flag
RCALL	PMMSG	; Process master message
RJMP	SMAIN	; Wait for new message

; Process master message

PMMSG :	LDS	TMP1, RBUF	; Read buffer
	CPI	TMP1, ENAC	; Enable slaves command?
	BRNE	PMM1	; Get command from message
	CBR	STAT, (1<<RSTF)	; Clear RSTF
	RET		
PMM1 :	SBRC	STAT, RSTF	; Process message if RSTF clear
	RET		; Wait for ENAC to clear RSTF
	CPI	TMP1, RDDC	; Read slave data command?
	BRNE	PMM2	
	RCALL	RDGP	; Process read data command
	RET		
PMM2 :	CPI	TMP1, WRDC	; Write slave data command ?
	BRNE	PMMER;	
	RCALL	WDGP	; Process write data command
	RET		
PMMER :	LDI	TMP2, SNAK	; Message error
	STS	TBUF, TMP2	
	STS	TBUF+1, SADD	
	LDI	TXML, 3	; 3 Bytes Message
	RCALL	TXBUF	; Write buffer to UART
	RET		

; Process read data command


```

RDCP : RCALL      RDIN          ; Read Inputs
        LDI        TMP2, SMSG
        STS        TBUF, TMP2
        STS        TBUF+1, SADD
        LDI        TMP3, 8
        LDI        XL, LOW (TBUF+2)
        LDI        XH, HIGH (TBUF+2)
        LDI        YL, LOW (IPDR)
        LDI        YH, HIGH (IPDR)
RDC1 : LD          TMP2, Y+2
        ST          X+, TMP2
        DEC        TMP3
        BRNE       RDC1
        LDI        TXML, 11      ; 11 Bytes Message
        RCALL      TXBUF        ; Write buffer to UART
        RET

```

; Process write data command

```

WDCP : LDI        TMP3, 8          ; Read 8 bytes
        LDI        XL, LOW (RBUF+2) ; UART RX buffer address LSB

        LDI        XH, HIGH (RBUF+2) ; UART RX buffer address MSB
        LDI        YL, LOW (OPDR)    ; Output data address LSB
        LDI        YH, HIGH (OPDR)   ; Output data address MSB
WDC1 : LD          TMP2,X+          ; Read data from UART Rx buffer
        ST          Y+TMP2          ; Write output buffer
        DEC        TMP3              ; Last data ?
        BRNE       WDC1             ; Next data

```

```

RCALL    WOUT                ; Write outputs
LDI      TMP2, SACK
STS      TBUF, TMP2
STS      TBUF+1, SADD
LDI      TXML, 3              ; 3 Bytes message
RCALL    TXBUF                ; Write buffer to UART
RET

; Transmitt message in TX buffer
; Message length in TXML
EQU      DRRE=PD2              ; Rs485 RE (PD2)
EQU      DRDE=PD3              ; Rs485 DE (PD3)
TXBUF : LDI      XL, LOW (TBUF) ; UART Tx buffer address LSB
        LDI      XH, HIGH (TBUF) ; UART Tx buffer address MSB
        CLR      TLRC            ; Clear LRC
        SBI      PORTD, DRRE     ; Disable receiver
        SBI      PORTD, DRDE     ; Enable transmitter
TXB1 : DEC      TXML              ; Next byte
        BREQ     TXB3            ; Send LRC
        LD       TMP1, X+        ; Read buffer
        EOR      TLRC, TMP1      ; Update LRC
TXB2 : SBIS     USR, UDRE         ; Wait
        RJMP     TXB2            ; Wait for UART TX empty
        OUT      UDR, TMP1       ; Send byte
        RJMP     TXB1            ; Send next byte
TXB3 : SBIS     USR, UDRE         ; Wait
        RJMP     TXB3            ; Wait for UART TX empty
        OUT      UDR, TLRC       ; Send LRC byte
TXBE : SBIS     USR, TXC          ; Read TXC

```

```

R JMP    TXBE                ; Wait for TXC
SBI      USR, TXC            ; Clear TXC
CBI      PORTD, DRDE         ; Disable transmitter
CBI      PORTD, DRRE         ; Enable receiver
RET

```

```

UART_RXC :                    ; UART receive complete handler
    IN     STMP, SREG         ; Save sreg
    CBI     PORTD, CSLED      ; Turn off comm status LED
    IN     ITMP, UDR          ; Read data
    SBIC    USR, FE           ; Framing error ?
    R JMP    UFER             ; Process framing error
    TST     RXBP              ; Test for 1st byte in message
    BRNE    UART1            ; Exit
    SBRC     STAT, UMEF        ; Get message length
    R JMP    UART3            ; Message OK ?
UART1 : ST     Z+, ITMP        ; Message has error
    EOR     RLRC, ITMP        ; Save received data buffer
    INC     RXBP              ; Update LRC
    CP      RXBP, RXML        ; Next byte pointer
    BRLO    UARTE             ; End of message ?
    TST     RLRC              ; RLC=0 ?
    BRNE    UMER              ; Message error ?
    LDS     ITMP, RBUF         ; Read command
    CPI     ITMP, ENAC         ; Enable slaves command ?
    LDS     ITMP, RBUF+1       ; Read slave address
    BRNE    UART4
    CPI     ITMP, BCST         ; Broadcast address
    BRNE    UMER              ; Message error

```

UART2 : SBR	STAT, (1<< URXF)	; Set message received flag
SBI	PORTD, CSLED	; Turne on comm status LED
UART3 : CLR	RXBP	; Reset UART buffer pointer
UARTE : OUT	SREG, STMP	; Restore sreg
RETI		
UART4 : CP	ITMP, SADD	; Verify slave address
BREQ	UART2	; Message Ok
UMER : SBR	STAT, (1<<UMEF)	; Message error flag
RJMP	UART3	
UFER : SBR	STAT, (1<<UFEF)	; Set framing error flag
RJMP	UART3	
Get message length		
GMSGL : LDI	RXML, 11	; 11 bytes message
CPI	ITMP, ENAC	; Enable slaves command
BREQ	MSGLE	
CPI	ITMP, WRDC	; Write data command
BREQ	MSGLE	
CPI	ITMP, SMSG	; Slave data message
BREQ	MSGLE	
LDI	RXML, 3	; 3 bytes message
CPI	ITMP, RDDC	; Read data command
BREQ	MSGLE	
CPI	ITMP, SACK	; Slave message acknowledged
BREQ	MSGLE	
CPI	ITMP, SNAK	; Slave message not acknowledged
BREQ	MSGLE	; Message error
SBR	STAT, (1<<UMEF)	; Set message error flag (unknown

Read inputs

EQU IEN1=PB3

EQU IEN2=PB4

RDIN :

LDI XL, LOW (IPDR)

LDI XH, HIGH (IPDR)

CLR TMP2

RDI1 : OUT PORTB, TMP2 ; Select input buffer
 SBI PORTB, IEN2 ; Enable input buffer
 RJMP RDI2 ; Input data should be ready by
 now go get them

RDI2 : IN TMP1, PINA ; Read inputs
 ST X+, TMP1 ; Save inputs in SRAM
 INC TMP2 ; Next buffer
 CPI TMP2, 8 ; Last buffer ?
 BRLO RDI1 ; Repeat for 8 buffers (64
 inputs)
 CBI PORTB, IEN2 ; Disable input buffer
 RET ; Exit

; Write outputs

EQU OEN1=PB4

EQU OEN2=PB5

WOUT: LDI TMP1, 0B11111111 ; PortA output
 OUT DDRA, TMP1 ; Write DDRA
 LDI XL, LOW (OPDR)
 LDI XH, HIGH (OPDR)

```

        CLR            TMP2
WOU1: LD            TMP1, X+                ; Read output data from SRAM
        OUT           PORTA, TMP1          ; Send data to portA
        OUT           PORTB, TMP2          ; Select output buffer
        SBI           PORTB, OEN2          ; Enable data latch
        CBI           PORTB, OEN2          ; Disable data latch
        INC           TMP2                 ; Next buffer
        CPI           TMP2, 8              ; Last buffer ?
        BRLO          WOU1                ; Send data to next buffer
                                           (64 outputs)
        LDI           TMP1, 0B00000000    ; PortA input
        OUT           DDRA, TMP1           ; Write DDRA
        RET

; Reset handler
EQU     MMLED=PD4                ; Master mode status LED
EQU     CSLED=PD5                ; Communications status LED
RESET : CLR            TXBP        ;
        CLR            RXBP        ;
        CLR            TXML        ;
        CLR            RXML        ;
        CLR            TLRC        ;
        CLR            RLRC        ;
        CLR            STAT        ; Initialize STATUS register
        SBR            STAT, (1<<RSTF) ; System has been reset

; Clear SRAM
SRAMC :LDI            XL, $60        ; SRAM start LSB
        LDI            XH, $00      ; SRAM start MSB
        CLR            TMP1

```

```

SRA1 : ST      X+, TMP1
        CPI     XL, LOW (RAMEND+1)
        BRNE    SRA1
        CPI     XH, HIGH (RAMEND+1)
        BRNE    SRA1

; Initialize stack
STACKI : LDI    TMP1, HIGH (RAMEND)
        OUT     SPH, TMP1
        LDI     TMP1, LOW (RAMEND)
        OUT     SPL, TMP1          ; MCU stack initialized

; Initialize MCU
MCUI :  LDI     TMP1, 0b00000000    ; Disable EXTI1, EXTI0, 00 0000
        OUT     GIMSK, TMP1        ; Write interrupt mask register
        LDI     TMP1, 0b00000000    ; No external SRAM
        OUT     MCUCR, TMP1        ; Write MCU control register
        LDI     TMP1, 0b00000000    ; Disable watchdog
        OUT     WDTCR, TMP1        ; Write watchdog timer control
                                   register

; Initialize timers
TIMER1 : LDI     TMP1, 0b00000000    ; Disable timers interrupts
        OUT     TIMSK, TMP1        ; Write timer interrupts mask
                                   register
        LDI     TMP1, 0b000000100    ; Clk/256 timer0
        OUT     TCCR0, TMP1        ; Write timer0 control register
        LDI     TMP1, 0b000000000    ; No compare is used with timer1
        OUT     TCCR1A, TMP1        ; Write timer1A control register
        LDI     TMP1, 0b000000000    ; No input capture with timer1
        OUT     TCCR1B, TMP1        ; Write timer1B control register

```


; Initialize SPI

```
SPII:  LDI      TMP1, 0b00000000    ; Disable SPI
        OUT      SPCR, TMP1         ; Write SPI control register
```

; Initialize UART

```
UARTI: LDI      TMP1, 0b10011010    ; Enable UART Rx interrupt,
                                     ; RX, TX
        OUT      UCR, TMP1          ; Write UART control register
        LDI      TMP1, 0b00000001    ; Maximum speed
        OUT      UBRR, TMP1         ; Write baud rate register
```

; Initialize analog comparator

```
ANACI: LDI      TMP1, 0b10000000    ; Disable analog comparator
        OUT      ACSR, TMP1         ; Write ACSR register
```

; Initialize MCU ports

```
PORTI: LDI      TMP1, 0b11111111    ; Enable pullup on portA
        OUT      PORTA, TMP1        ; Write PORTA
        LDI      TMP1, 0b00000000    ; PortA input
        OUT      DDRA, TMP1         ; Write DDRA
        LDI      TMP1, 0, b00000000  ; Clear PortB
        OUT      PORTB, TMP1        ; Write PortB
        LDI      TMP1, 0b11111111    ; PortB output
        OUT      DDRB, TMP1         ; Write DDRB
```

```
        LDI      TMP1, 0b11111111    ; Enable pullup on PortC
        OUT      PORTC, TMP1        ; Write PORTA
        LDI      TMP1, 0b00000000    ; PortC input
        OUT      DDRC, TMP1         ; Write DDRC
        LDI      TMP1, 0b00000001    ; Reset PortD
        OUT      PORTD, TMP1        ; Write PortD
        LDI      TMP1, 0b11111110    ; PortD Inout
```

```

        OUT        DDRD, TMP1        ; Write DDRD
        SEI                               ; Enable interrupts
        IN         TMP1, PINC         ; Read board address from dipswitch
        SBRC       TMP1, MSSB         ; Board is slave
        RJMP       RES1              ; Board is master
        MOV        SADD, TMP1         ; Write board address to SADD
        RJMP       SMAIN              ; Process slave mode
RES1 :   SBI        PORTD, MMLED      ; Turn on MMLED
        CBR        TMP1, (1<<MSSB)   ; Get maximum address in system
        MOV        HADD, TMP1         ; Highest address in HADD
        SBR        STAT, (1<<MRMF)   ; Set master mode flag
        RJMP       MMAIN              ; Process master mode

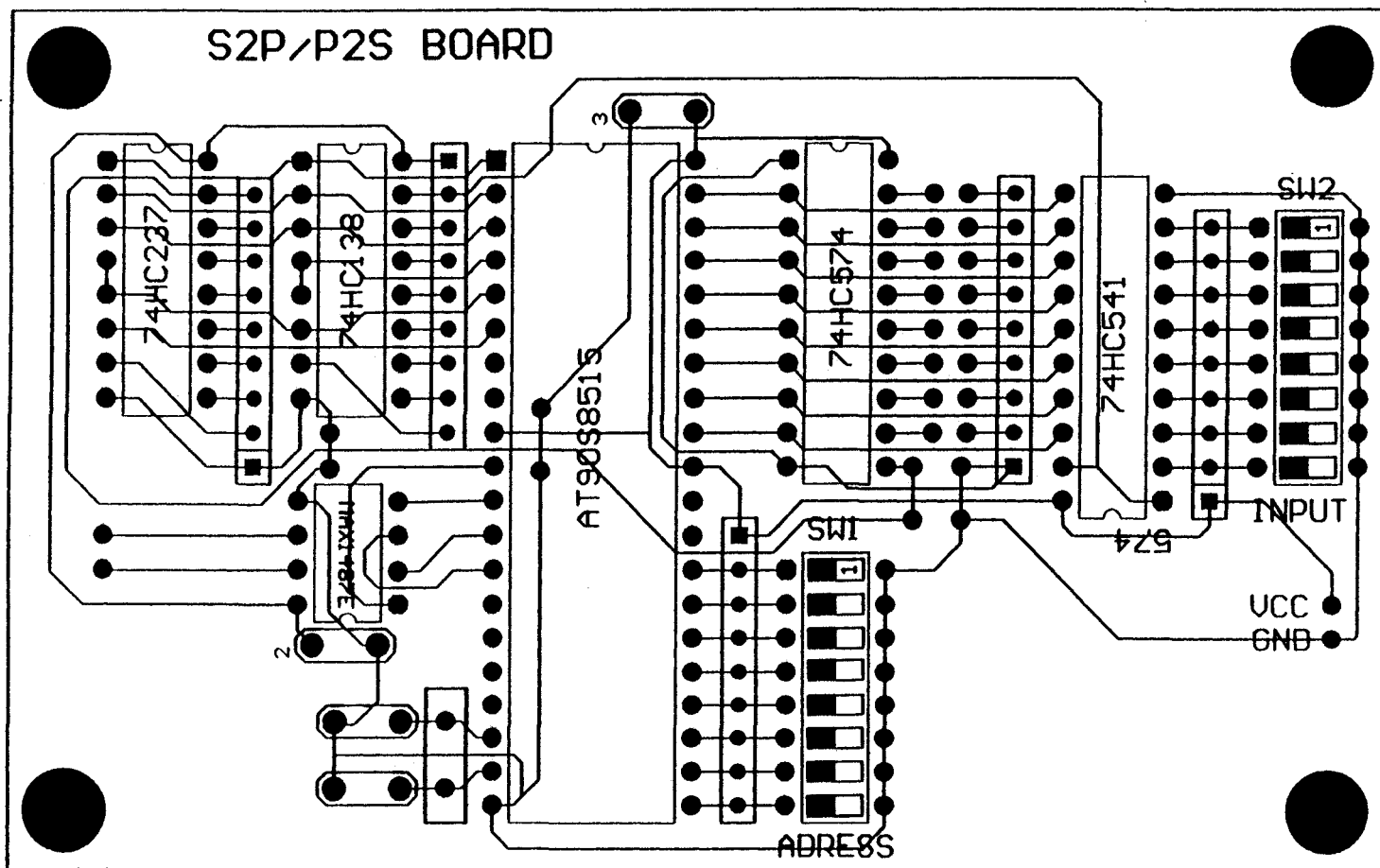
```

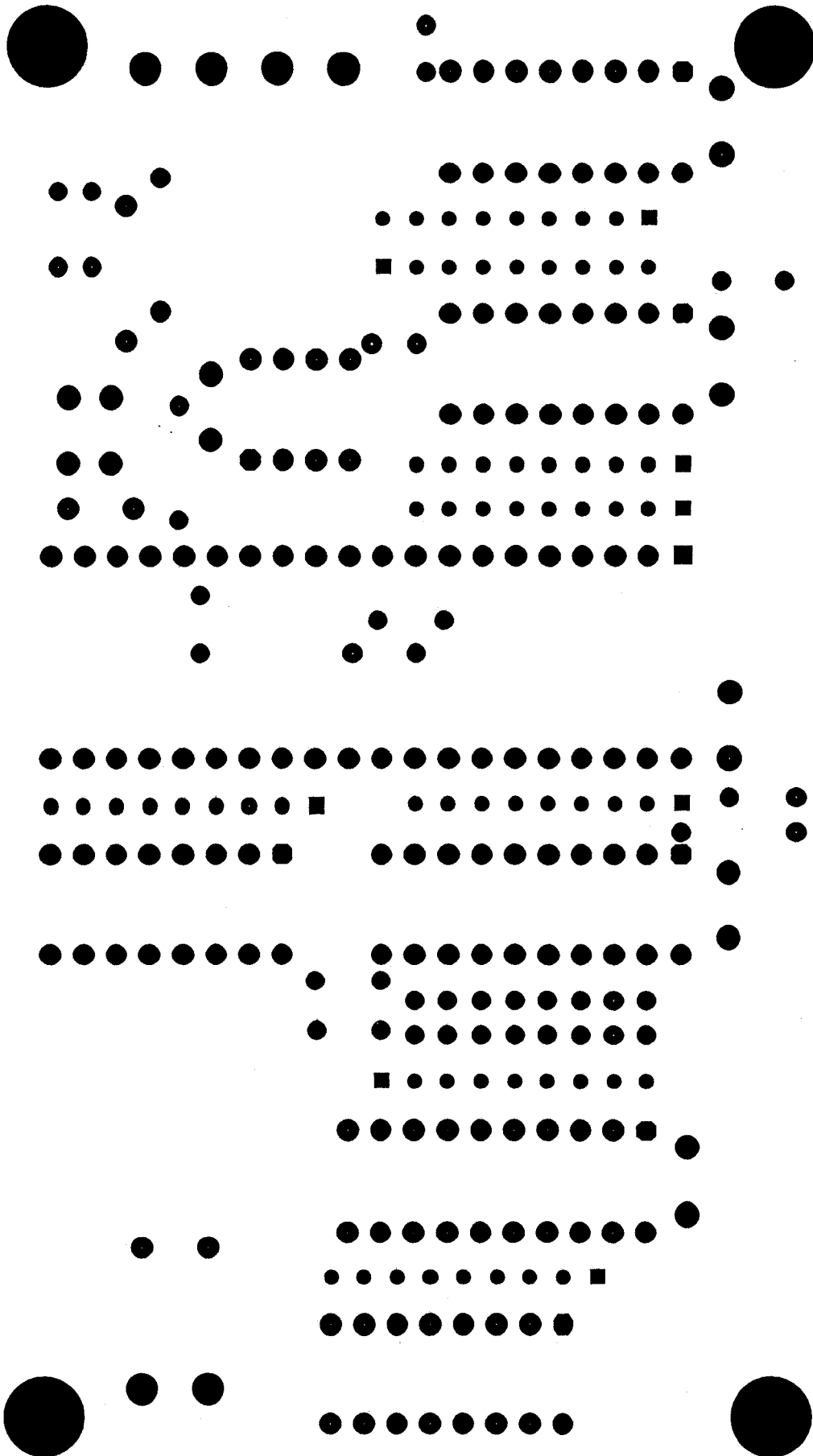
****End of file****

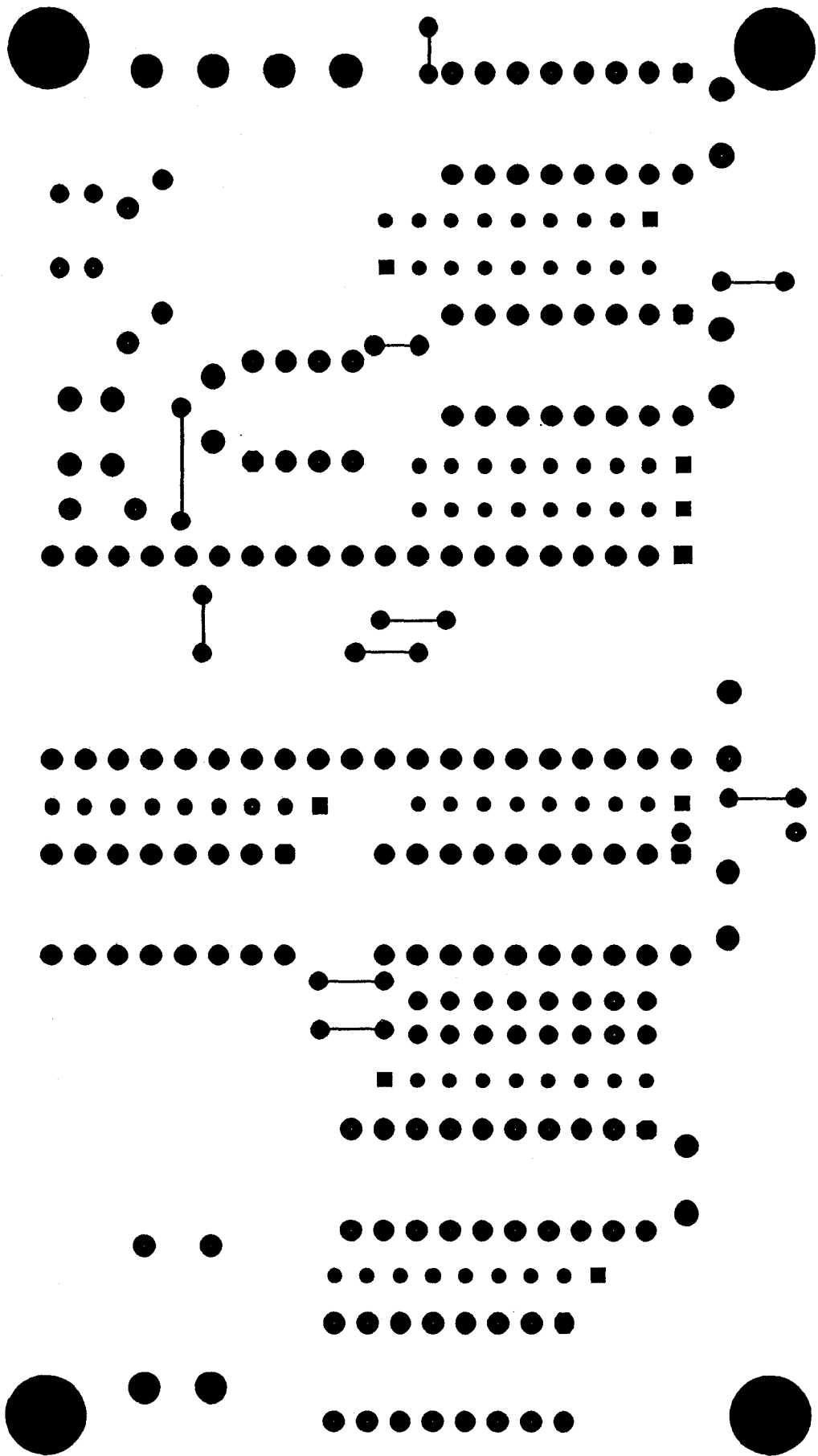
EXIT

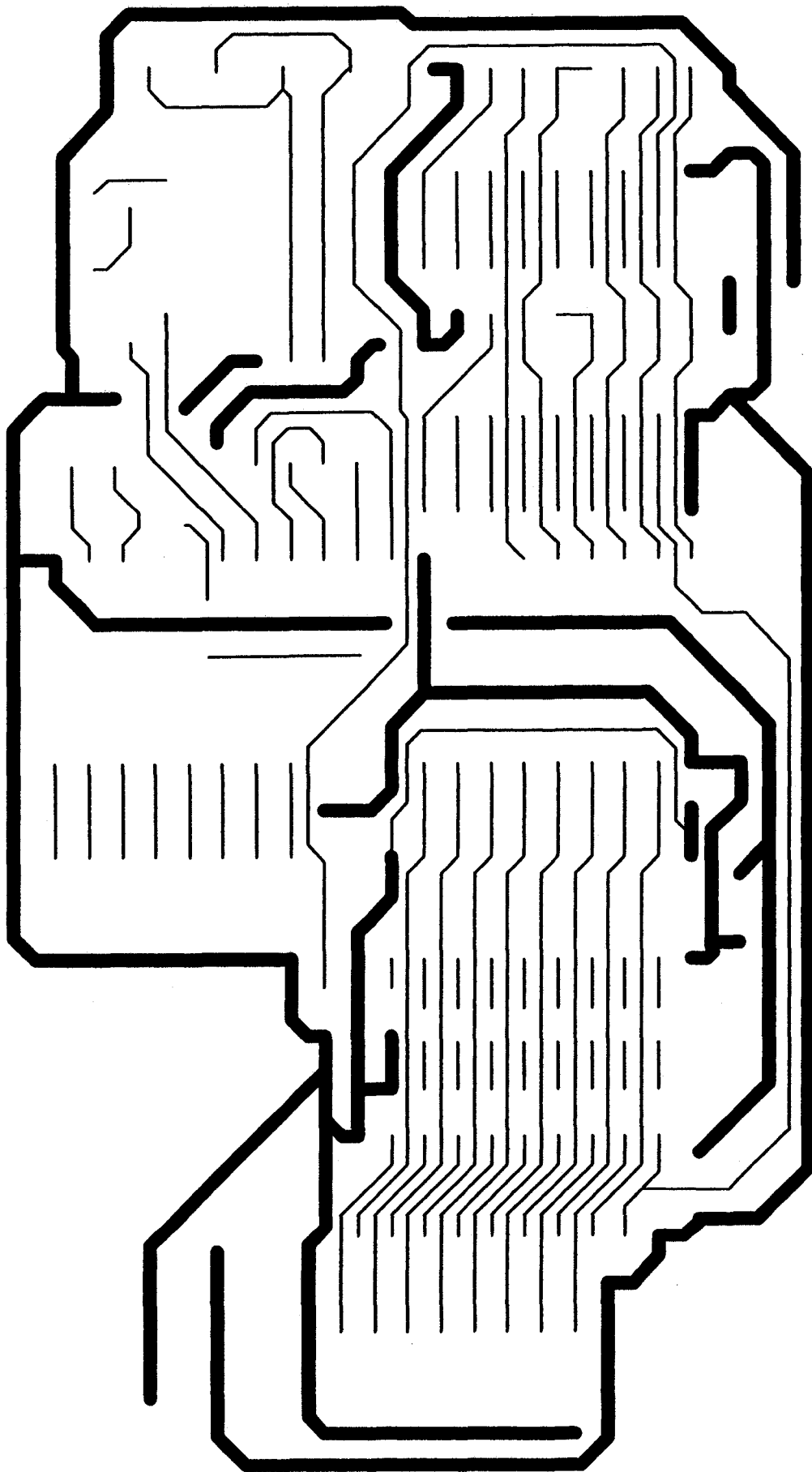
ANNEXE 2
Fiches techniques

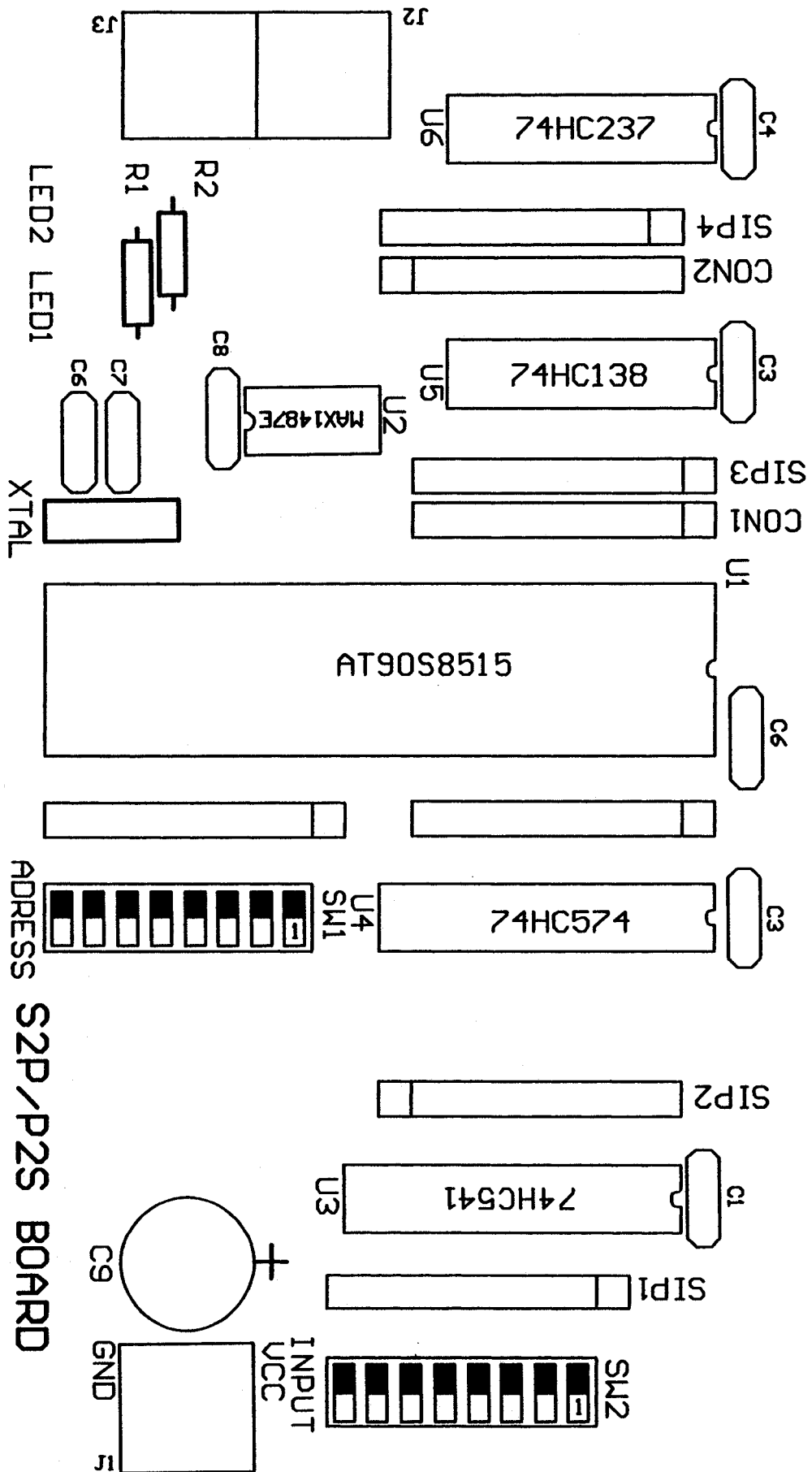
S2P/P2S BOARD



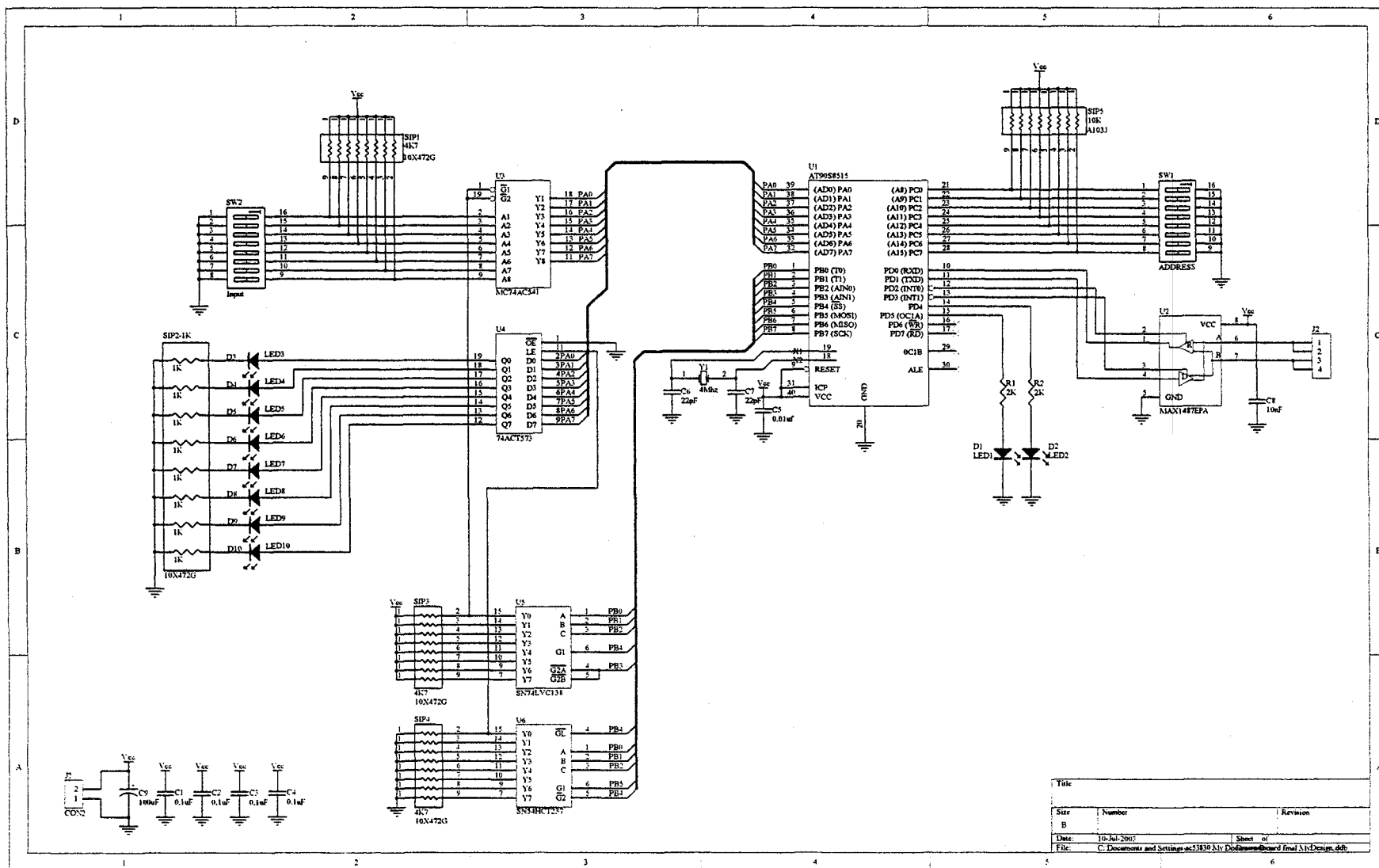








SZP/P2S BOARD



Features

- Utilizes the AVR[®] RISC Architecture
- AVR – High-performance and Low-power RISC Architecture
 - 118 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General-purpose Working Registers
 - Up to 8 MIPS Throughput at 8 MHz
- Data and Nonvolatile Program Memory
 - 8K Bytes of In-System Programmable Flash
Endurance: 1,000 Write/Erase Cycles
 - 512 Bytes of SRAM
 - 512 Bytes of In-System Programmable EEPROM
Endurance: 100,000 Write/Erase Cycles
 - Programming Lock for Flash Program and EEPROM Data Security
- Peripheral Features
 - One 8-bit Timer/Counter with Separate Prescaler
 - One 16-bit Timer/Counter with Separate Prescaler
Compare, Capture Modes and Dual 8-, 9-, or 10-bit PWM
 - On-chip Analog Comparator
 - Programmable Watchdog Timer with On-chip Oscillator
 - Programmable Serial UART
 - Master/Slave SPI Serial Interface
- Special Microcontroller Features
 - Low-power Idle and Power-down Modes
 - External and Internal Interrupt Sources
- Specifications
 - Low-power, High-speed CMOS Process Technology
 - Fully Static Operation
- Power Consumption at 4 MHz, 3V, 25°C
 - Active: 3.0 mA
 - Idle Mode: 1.0 mA
 - Power-down Mode: <1 μ A
- I/O and Packages
 - 32 Programmable I/O Lines
 - 40-lead PDIP, 44-lead PLCC and TQFP
- Operating Voltages
 - 2.7 - 6.0V for AT90S8515-4
 - 4.0 - 6.0V for AT90S8515-8
- Speed Grades
 - 0 - 4 MHz for AT90S8515-4
 - 0 - 8 MHz for AT90S8515-8



8-bit AVR[®] Microcontroller with 8K Bytes In-System Programmable Flash

AT90S8515

Summary

Rev. 0841GS-09/01



Note: This is a summary document. A complete document is available on our web site at www.atmel.com.



Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

General Description

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 are low-power transceivers for RS-485 and RS-422 communication. Each part contains one driver and one receiver. The MAX483, MAX487, MAX488, and MAX489 feature reduced slew-rate drivers that minimize EMI and reduce reflections caused by improperly terminated cables, thus allowing error-free data transmission up to 250kbps. The driver slew rates of the MAX481, MAX485, MAX490, MAX491, and MAX1487 are not limited, allowing them to transmit up to 2.5Mbps.

These transceivers draw between 120 μ A and 500 μ A of supply current when unloaded or fully loaded with disabled drivers. Additionally, the MAX481, MAX483, and MAX487 have a low-current shutdown mode in which they consume only 0.1 μ A. All parts operate from a single 5V supply.

Drivers are short-circuit current limited and are protected against excessive power dissipation by thermal shutdown circuitry that places the driver outputs into a high-impedance state. The receiver input has a fail-safe feature that guarantees a logic-high output if the input is open circuit.

The MAX487 and MAX1487 feature quarter-unit-load receiver input impedance, allowing up to 128 MAX487/MAX1487 transceivers on the bus. Full-duplex communications are obtained using the MAX488-MAX491, while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are designed for half-duplex applications.

Applications

Low-Power RS-485 Transceivers
Low-Power RS-422 Transceivers
Level Translators
Transceivers for EMI-Sensitive Applications
Industrial-Control Local Area Networks

Features

- ◆ In μ MAX Package: Smallest 8-Pin SO
- ◆ Slew-Rate Limited for Error-Free Data Transmission (MAX483/487/488/489)
- ◆ 0.1 μ A Low-Current Shutdown Mode (MAX481/483/487)
- ◆ Low Quiescent Current:
120 μ A (MAX483/487/488/489)
230 μ A (MAX1487)
300 μ A (MAX481/485/490/491)
- ◆ -7V to +12V Common-Mode Input Voltage Range
- ◆ Three-State Outputs
- ◆ 30ns Propagation Delays, 5ns Skew (MAX481/485/490/491/1487)
- ◆ Full-Duplex and Half-Duplex Versions Available
- ◆ Operate from a Single 5V Supply
- ◆ Allows up to 128 Transceivers on the Bus (MAX487/MAX1487)
- ◆ Current-Limiting and Thermal Shutdown for Driver Overload Protection

Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX481CPA	0°C to +70°C	8 Plastic DIP
MAX481CSA	0°C to +70°C	8 SO
MAX481CUA	0°C to +70°C	8 μ MAX
MAX481C/D	0°C to +70°C	Dice*

Ordering Information continued at end of data sheet.

*Contact factory for dice specifications.

Selection Table

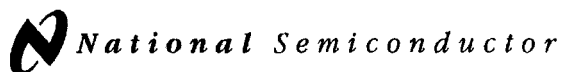
PART NUMBER	HALF/FULL DUPLEX	DATA RATE (Mbps)	SLEW-RATE LIMITED	LOW-POWER SHUTDOWN	RECEIVER/ DRIVER ENABLE	QUIESCENT CURRENT (μ A)	NUMBER OF TRANSMITTERS ON BUS	PIN COUNT
MAX481	Half	2.5	No	Yes	Yes	300	32	8
MAX483	Half	0.25	Yes	Yes	Yes	120	32	8
MAX485	Half	2.5	No	No	Yes	300	32	8
MAX487	Half	0.25	Yes	Yes	Yes	120	128	8
MAX488	Full	0.25	Yes	No	No	120	32	8
MAX489	Full	0.25	Yes	No	Yes	120	32	14
MAX490	Full	2.5	No	No	No	300	32	8
MAX491	Full	2.5	No	No	Yes	300	32	14
MAX1487	Half	2.5	No	No	Yes	230	128	8

MAXIM

Maxim Integrated Products 1

For pricing, delivery, and ordering information, please contact Maxim/Dallas Direct! at 1-888-629-4642, or visit Maxim's website at www.maxim-ic.com.

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487



January 1988

MM54HC138/MM74HC138 3-to-8 Line Decoder

General Description

This decoder utilizes advanced silicon-gate CMOS technology, and is well suited to memory address decoding or data routing applications. The circuit features high noise immunity and low power consumption usually associated with CMOS circuitry, yet has speeds comparable to low power Schottky TTL logic.

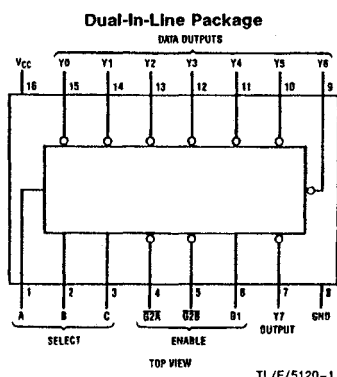
The MM54HC138/MM74HC138 has 3 binary select inputs (A, B, and C). If the device is enabled these inputs determine which one of the eight normally high outputs will go low. Two active low and one active high enables ($\overline{G1}$, $\overline{G2A}$ and $\overline{G2B}$) are provided to ease the cascading of decoders.

The decoder's outputs can drive 10 low power Schottky TTL equivalent loads, and are functionally and pin equivalent to the 54LS138/74LS138. All inputs are protected from damage due to static discharge by diodes to V_{CC} and ground.

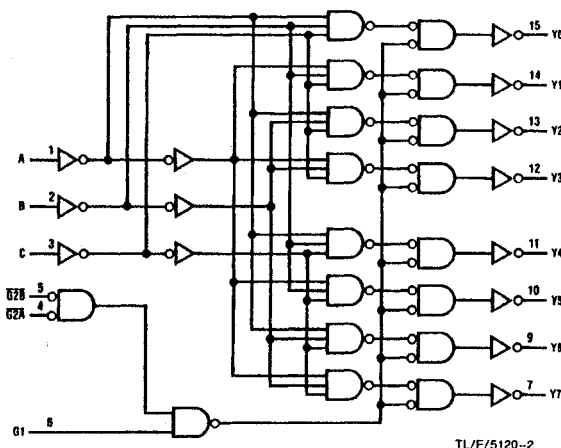
Features

- Typical propagation delay: 20 ns
- Wide power supply range: 2V–6V
- Low quiescent current: 80 μ A maximum (74HC Series)
- Low input current: 1 μ A maximum
- Fanout of 10 LS-TTL loads

Connection and Logic Diagrams



Order Number MM54HC138
or MM74HC138



Truth Table

Inputs		Outputs							
Enable	Select								
$\overline{G1}$	$\overline{G2}^*$	C	B	A	Y0	Y1	Y2	Y3	Y4
X	H	X	X	X	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H
H	L	L	L	H	H	L	H	H	H
H	L	L	L	H	H	H	L	H	H
H	L	L	L	H	H	H	H	L	H
H	L	L	L	H	H	H	H	H	L
H	L	L	L	H	H	H	H	H	H

* $\overline{G2} = \overline{G2A} + \overline{G2B}$

H = high level, L = low level, X = don't care

MM54HC138/MM74HC138 3-to-8 Line Decoder

BIBLIOGRAPHIE

- [1] Atmel Corporation, Enhanced RISC Microcontrollers Data Book, 1998
- [2] Kauffmann P, Mise en œuvre et applications du microcontrôleur, Masson, Paris, 1996.
- [3] Odant B. Microcontrôleurs description et mise en œuvre, Dunod, paris, 1994
- [4] Embedde control handbook, Mircobook, 1993
- [5] Memory components handbook, 1984
- [6] Roy.W.Goody, Microsim Pspice for windows. A circuit simulation primer, Volume 2, seconde édition, 1998
- [7] Bui Minh Duc, Programmation en assembleur, 9 édition, Paris, 1991
- [8] Stuart R. Ball, Embedded Microprocessor systemes real world design, Newton, USA, 1996
- [9] Tavernier C. Les microcontrôleurs PIC application et programmation, Deuxième Édition, Dunod, Paris, 1990
- [10] Tavernier C. Les microcontrôleurs PIC description et mise en œuvre, Dunod, Paris, 1990
- [11] Logic Analyser, Reference manuel, 1993
- [12] Bic J. C., Duponteil D.,Lainey G.. Surveillance de la qualité d'une liaison

numérique. Colloque URSI sur la mesure, octobre 1977.

- [13] Keelty J.M., Feher K.. On line pseudo-error monitors for digital transmission systems. IEEE Trans., Vol. COM-26, août 1978.
- [14] J.C. Bic, D. Duponteil, J.C Imbeaux. Éléments de communications numériques, Tome 1-2, 1986
- [15] George R. Cooper, Clare D. McGillem. Modern communications and spread spectrum. McGraw- Hill, 1986
- [16] Clyde F. Coombs, Jr, ED.. Printed circuits handbook. McGraw Hill, New York, 1988
- [17] Raymond H. Clark. Printed circuits engineering : Optimizing for manufacturability Van Nostrand Reinhold, New York, 1989
- [18] Foxboro. SPEC 200, Information technique T1 2DC 100F, USA, 1972
- [19] Foxboro, Information technique T1 200-303F Sous-système d'entrée/ sortie universelles, Interspec, USA, 1972
- [20] Foxboro. Information technique SPEC 200 Interspec Module de communication des régulateurs TL- V- 2DN- 26F, Juin, 1972
- [21] Saco. Reference manual, mosaic graphic Display and control romms, SB-9428RI, 2000.